

## 概述

CH643 是基于青稞 RISC-V 内核设计的 RGB 显示驱动工业级微控制器。CH643 内置 USB 和 PD PHY，支持 USB Host 主机和 USB Device 设备功能、USB PD 及 type C 快充功能、PWM 驱动 RGB LED 功能，内置可编程协议 I/O 控制器，提供了 2 组 OPA 运放、3 组 CMP 电压比较器、4 组 USART 串口、I2C、SPI、多组定时器、12 位 ADC、15 路 Touchkey 等丰富外设资源。

## 产品特性

- **内核 Core:**
  - 青稞 32 位 RISC-V4C 内核
  - 支持 RV32IMAC 指令集和自扩展指令
  - 快速可编程中断控制器+硬件中断堆栈
  - 分支预测、冲突处理机制
  - 单周期乘法、硬件除法
- **存储器:**
  - 20KB 易失数据存储区 SRAM
  - 62KB 程序存储区 CodeFlash
  - 3328B 系统引导程序存储区 BootLoader
  - 256B 系统非易失配置信息存储区
  - 256B 用户自定义信息存储区
- **电源管理和低功耗:**
  - 系统供电  $V_{DD}$  额定电压: 3.3V 或 5V
  - 低功耗模式: 睡眠、停止、待机
- **系统时钟和复位:**
  - 内置 48MHz 时钟振荡器
  - 上/下电复位、可编程电压监测器
- **8 路通用 DMA 控制器:**
  - 8 个通道，支持环形缓冲区管理
  - 支持 TIMx/ADC/USART/I2C/SPI
- **可编程协议 I/O 控制器 PIOC:**
  - 可编程，支持多种单线接口、两线接口
- **2 组运放 OPA/PGA/电压比较器:**
  - 多路输入通道，可选多档增益
  - 各 2 路输出通道，可选 ADC 引脚
- **3 组模拟电压比较器 CMP:**
  - 各 2 路输入通道，可选公用参考电压引脚
  - 输出到 I/O 或者内部直接触发 TIM2
- **RGB 三色 LED 脉冲宽度调制 LEDPWM:**
  - 内置  $3 \times 16 = 48$  路 PWM 电流驱动，支持 COM 扫描
  - 全内置支持 192 组 RGB 或 576 只单色 LED
  - 外置 PMOS 支持 288 组 RGB 或 864 只单色 LED
  - 24 位色彩数据，最多 16777216 种组合颜色
  - 8 位亮度数据，最多 256 级灰度
  - 支持矩阵键盘扫描
- **12 位模数转换 ADC:**
  - 模拟输入范围:  $GND \sim V_{DDA}$
  - 15 路外部信号+1 路内部信号通道
- **15 路 TouchKey 通道检测**
- **多组定时器:**
  - 2 个 16 位高级定时器，增加死区控制和紧急刹车，提供用于电机控制的 PWM 互补输出
  - 1 个 16 位通用定时器，提供输入捕获/输出比较/PWM
  - 2 个看门狗定时器: 独立和窗口型
  - 系统时基定时器: 64 位计数器
- **4 组 USART 串口: 支持 LIN 和 ISO7816**
- **1 个 I2C 接口: 支持 SMBus/PMBus**
- **1 个 SPI 接口**
- **USB2.0 全速控制器及 PHY:**
  - 支持 USB 主机或 USB 设备
- **USB PD 和 Type C 控制器及 PHY**
- **快速 GPIO 端口:**
  - 69 个 I/O 口，支持 24 个外部中断
- **安全特性: 芯片唯一 ID**
- **调试模式: 串行 2 线调试接口 SDI**
- **封装形式: LQFP、QFN、QSOP**

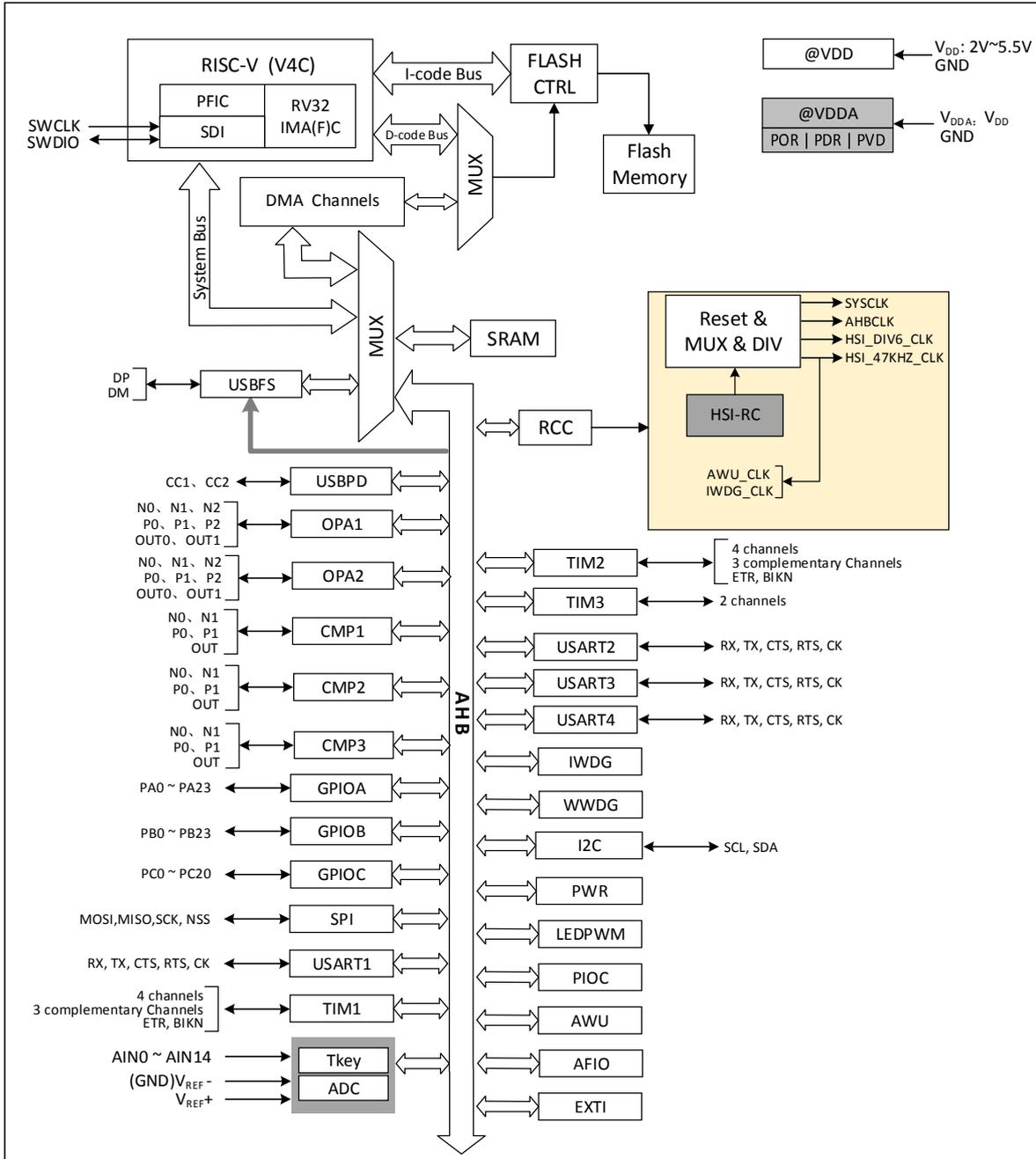
型号	闪存	RAM	通用 I/O	高级定时器	通用定时器	RGB LED PWM	串口	看门狗	USB Host Dev	USB PD typeC	ADC	OPA 运放	CMP 比较器	电容触摸按键	SPI	PIOC 单线接口	封装形式
CH643W	62K	20K	69	2	1	48x18	4	2	√	√	15+1	2组	3组	15路	√	√	QFN80
CH643Q	62K	20K	60	2	1	48x10	4	2	√	√	14+1	2组	3组	14路	√	√	LQFP64
CH643L	62K	20K	44	2	1	24x18	4	2	Dev	-	10+1	2组	3组	10路	√	√	LQFP48
CH643U	62K	20K	26	2	1	16x8	4	2	Dev	-	9+1	2组	-	9路	√	√	QSOP28

# 第 1 章 规格信息

## 1.1 系统架构

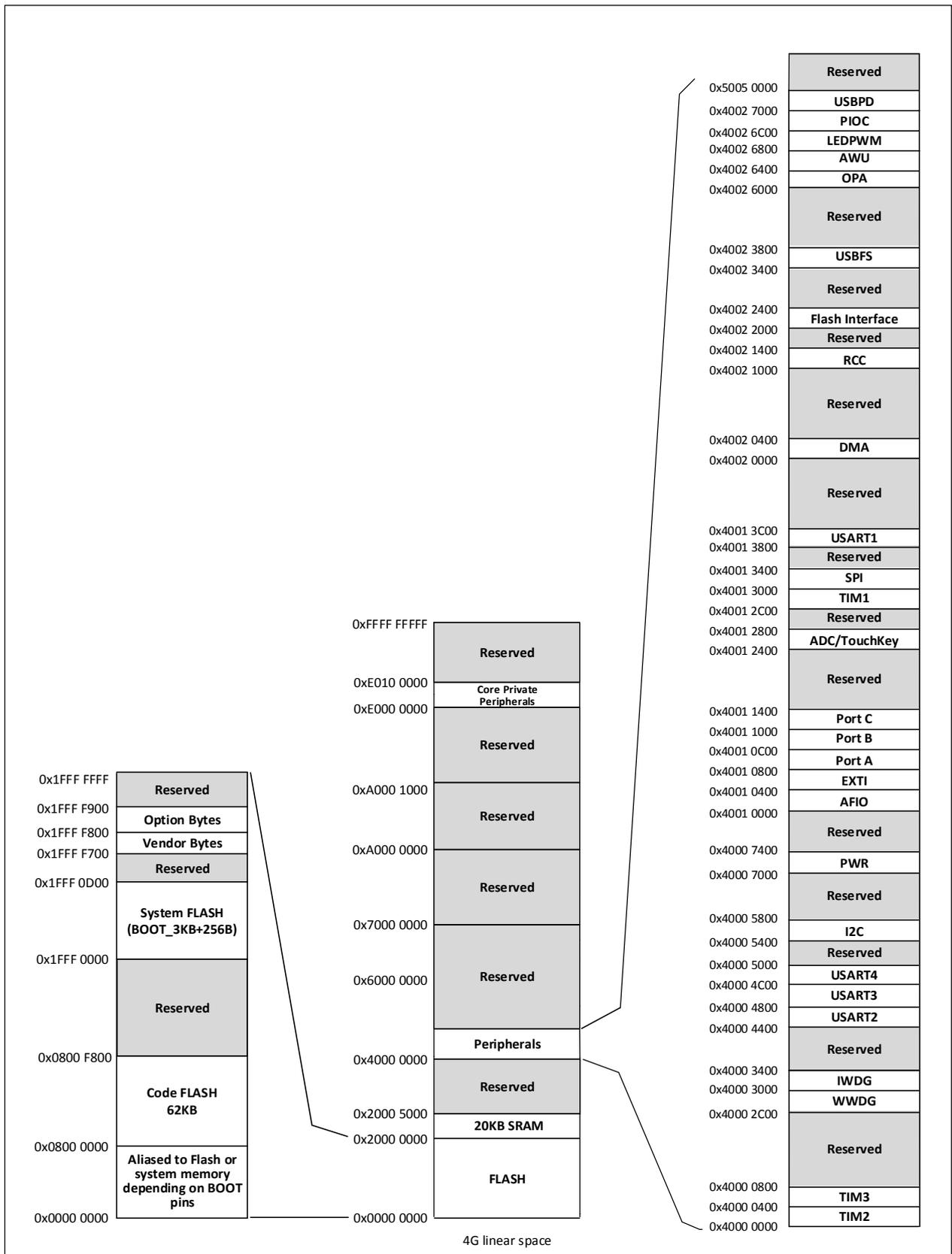
微控制器基于 RISC-V 指令集设计，其架构中将青稞微处理器内核、仲裁单元、DMA 模块、SRAM 存储等部件通过多组总线实现交互。集成通用 DMA 控制器以减轻 CPU 负担、提高访问效率，应用多级时钟管理机制降低了外设的运行功耗，同时兼有数据保护机制，时钟自动切换保护等措施增加了系统稳定性。下图是系列芯片内部总体架构框图。

图 1-1 系统框图



## 1.2 存储器映射表

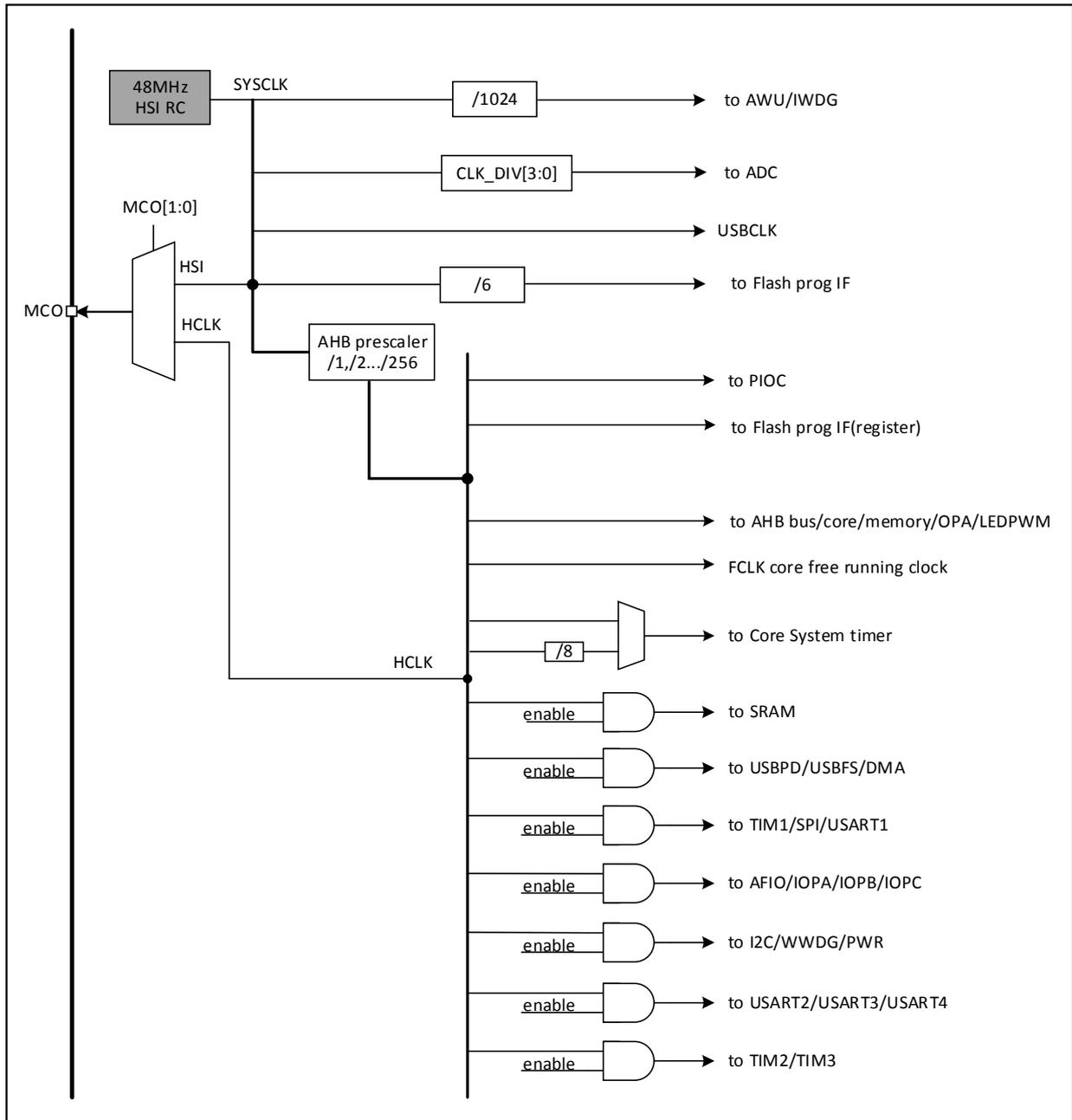
图 1-2 存储器地址映射



### 1.3 时钟树

系统时钟源：内部高频 RC 振荡器（HSI）。

图 1-3 时钟树框图



## 1.4 功能概述

### 1.4.1 青稞 RISC-V4C 处理器

RISC-V4C 支持 RISC-V 指令集 IMAC 子集。处理器内部以模块化管理，包含快速可编程中断控制器（PFIC）、内存保护、分支预测模式、扩展指令支持等单元。对外多组总线与外部单元模块相连，实现外部功能模块和内核的交互。

处理器以其极简指令集、多种工作模式、模块化定制扩展等特点可以灵活应用不同场景微控制器设计，例如小面积低功耗嵌入式场景、高性能应用操作系统场景等。

- 支持机器和用户特权模式
- 快速可编程中断控制器（PFIC）
- 多级硬件中断堆栈
- 串行2线调试接口
- 标准内存保护设计
- 静态或动态分支预测、高效跳转、冲突检测机制
- 自定义扩展指令

### 1.4.2 可编程协议 I/O 控制器（PIOC）

可编程协议 I/O 控制器基于单时钟周期的专用精简指令集 RISC 内核，运行于系统主频，具有 2K 指令的程序 ROM 和 49 个 SFR 寄存器及 PWM 定时/计数器，支持 2 个 I/O 引脚的协议控制。

- 复用了 4K 字节的系统 SRAM 作为 2K 字容量的程序 ROM，支持程序暂停和动态加载。
- 提供 33 字节的双向和单向各 1 个寄存器，提供 6 级独立堆栈。
- 通过动态加载不同的协议程序，可以支持多种协议规格的单线接口和两线接口。

### 1.4.3 片上存储器

内置 20K 字节 SRAM 区，用于存放数据，掉电后数据丢失。其中 4K 可用于 PIOC。

内置 62K 字节程序闪存存储区（Code FLASH），用于用户的应用程序和常量数据存储。

内置 3328 字节系统存储区（System FLASH），用于系统引导程序存储，内置自举加载程序。

256 字节用于系统非易失配置信息存储区，256 字节用于用户选择字存储区。

### 1.4.4 供电方案

- $V_{DD} = 2 \sim 5.5V$ ：为 I/O 引脚和内部调压器供电。
- $V_{DDA} = 2 \sim 5.5V$ ：为高频 RC 振荡器、ADC 模拟部分供电。 $V_{DDA}$  电压必须和  $V_{DD}$  电压相同。使用 ADC 时， $V_{DDA}$  应该不低于 2.5V。

### 1.4.5 供电监控器

芯片内部集成了上电复位（POR）/掉电复位（PDR）电路，该电路始终处于工作状态，保证系统在供电超过 2V 时工作；当  $V_{DD}$  低于设定的阈值（ $V_{POR/PDR}$ ）时，置器件于复位状态，而不必使用外部复位电路。

另外系统设有一个可编程的电压监测器（PVD），需要通过软件开启，用于比较  $V_{DD}$  供电与设定的阈值  $V_{PVD}$  的电压大小。打开 PVD 相应边沿中断，可在  $V_{DD}$  下降到 PVD 阈值或上升到 PVD 阈值时，收到中断通知。关于  $V_{POR/PDR}$  和  $V_{PVD}$  的值参考第 3 章。

### 1.4.6 系统电压调节器 LDO

复位后，系统电压调节器自动开启，根据应用方式有两种操作模式。

- 开启模式：正常的运行操作，提供稳定的内核电源。
- 低功耗模式：当 CPU 进入待机模式后，调节器低功耗运行。

#### 1.4.7 低功耗模式

系统支持三种低功耗模式，可以针对低功耗、短启动时间和多种唤醒事件等条件下选择达到最佳的平衡。

- 睡眠模式

在睡眠模式下，只有 CPU 时钟停止，但所有外设时钟供电正常，外设处于工作状态。此模式是最浅低功耗模式，但可以达到最快唤醒。

退出条件：任意中断或唤醒事件。

- 停止模式

此模式 FLASH 进入低功耗模式，HSI 的 RC 振荡器被关闭。

退出条件：任意外部中断/事件（EXTI 信号）、RST 上的外部复位信号、IWDG 复位，其中 EXTI 信号包括 24 个外部 I/O 口之一、PVD 的输出，USB 的唤醒信号，USB PD 唤醒信号等。

- 待机模式

此模式 FLASH 进入低功耗模式，HSI 的 RC 振荡器被关闭，系统 LDO 进入低功耗模式。

退出条件：任意外部中断/事件（EXTI 信号）、RST 上的外部复位信号、IWDG 复位，其中 EXTI 信号包括 24 个外部 I/O 口之一、PVD 的输出，USB 的唤醒信号，USB PD 唤醒信号等。

#### 1.4.8 快速可编程中断控制器（PFIC）

芯片内置快速可编程中断控制器（PFIC），最多支持 255 个中断向量，以最小的中断延迟提供了灵活的中断管理功能。当前芯片管理了 7 个内核私有中断和 39 个外设中断管理，其他中断源保留。PFIC 的寄存器均可以在用户和机器特权模式下访问。

- 2 个可单独屏蔽中断
- 提供一个不可屏蔽中断 NMI
- 支持硬件中断堆栈 (HPE)，无需指令开销
- 提供 4 路免表中断 (VTF)，更快进入中断服务程序
- 向量表支持地址或指令模式
- 中断嵌套深度可配置最高 2 级
- 支持中断尾部链接功能

#### 1.4.9 外部中断/事件控制器（EXTI）

外部中断/事件控制器总共包含 28 个边沿检测器，用于产生中断/事件请求。每个中断线都可以独立地配置其触发事件（上升沿或下降沿或双边沿），并能够单独地被屏蔽；挂起寄存器维持所有中断请求状态。多达 69 个通用 I/O 口都可选择连接到 24 个外部中断线。

#### 1.4.10 通用 DMA 控制器

系统内置了通用 DMA 控制器，管理 8 个通道，灵活处理存储器到存储器、外设到存储器和存储器到外设间的高速数据传输，支持环形缓冲区方式。每个通道都有专门的硬件 DMA 请求逻辑，支持一个或多个外设对存储器的访问请求，可配置访问优先级、传输长度、传输的源地址和目标地址等。

DMA 用于主要的外设包括：通用/高级定时器 TIMx、ADC、USART、I2C、SPI。

USB 和 USB PD 另有专用的独立 DMA 通道。

注：DMA 和 CPU 经过仲裁器仲裁之后对系统 SRAM 进行访问。

#### 1.4.11 时钟和启动

系统时钟源 HSI 默认开启，在没有配置时钟或者复位后，内部 48MHz 的 RC 振荡器 6 分频作为默认的 CPU 时钟。对于关闭时钟的低功耗模式，唤醒后系统将首先开启内部的 RC 振荡器。如果使能了时钟中断，软件可以接收到相应的中断。

#### 1.4.12 ADC（模拟/数字转换器）和触摸按键电容检测（TKey）

芯片内嵌 12 位的模拟/数字转换器 (ADC)，提供多达 15 个外部通道和 1 个内部通道采样，可编程的通道采样时间，可以实现单次、连续、扫描或间断转换。提供模拟看门狗功能允许非常精准地监视一路或多路选中的通道，用于监视通道信号电压。支持外部事件触发转换，触发源包括片上定时器的内部信号和外部引脚。支持使用 DMA 操作。

ADC 内部通道为内部参考电源电压采样通道。

触摸按键电容检测单元，提供了多达 15 个检测通道，复用 ADC 模块的外部通道。检测结果通过 ADC 模块转换输出结果，通过触摸检测算法子程序库或用户软件识别触摸按键状态。

注：ADC 的通道 3、通道 7、通道 11、通道 15 功能不适用于批号倒数第 5 位为 0 的产品。

#### 1.4.13 定时器及看门狗

##### ● 高级控制定时器（TIM1、TIM2）

高级控制定时器是一个 16 位的自动装载递增/递减计数器，具有 16 位可编程的预分频器。除了完整的通用定时器功能外，可以被看成是分配到 6 个通道的三相 PWM 发生器，具有带死区插入的互补 PWM 输出功能，允许在指定数目的计数器周期之后更新定时器进行重复计数周期，刹车功能等。高级控制定时器的很多功能都与通用定时器相同，内部结构也相同，因此高级控制定时器可以通过定时器链接功能与其他 TIM 定时器协同操作，提供同步或事件链接功能。

##### ● 通用定时器（TIM3）

通用定时器是一个 16 位的自动装载递增计数器，具有一个可编程的 16 位预分频器以及 2 个独立的通道，每个通道都支持输入捕获、输出比较、PWM 生成和单脉冲模式输出。还能通过定时器链接功能与高级控制定时器共同工作，提供同步或事件链接功能。在调试模式下，计数器可以被冻结，任意通用定时器都能用于产生 PWM 输出。

##### ● 独立看门狗

独立看门狗是一个自由运行的 12 位递减计数器，支持 7 种分频系数。由 (HSI/1024) 时钟的分频提供时钟源。IWDG 在主程序之外，可以完全独立工作，因此，用于在发生问题时复位整个系统，或作为一个自由定时器为应用程序提供超时管理。通过选项字节可以配置成是软件或硬件启动看门狗。在调试模式下，计数器可以被冻结。

##### ● 窗口看门狗

窗口看门狗是一个 7 位的递减计数器，并可以设置成自由运行。可以被用于在发生问题时复位整个系统。其由主时钟驱动，具有早期预警中断功能；在调试模式下，计数器可以被冻结。

##### ● 系统时基定时器

青稞微处理器内核自带了一个 64 位可选递增或递减的计数器，用于产生 SYSTICK 异常（异常号：12），可专用于实时操作系统，为系统提供“心跳”节律，也可当成一个标准的 64 位计数器。具有自动重加载功能及可编程的时钟源。

#### 1.4.14 通讯接口

##### 1.4.14.1 通用同步/异步收发器（USART）

芯片提供了 4 组通用同步/异步收发器。支持全双工异步串口通信、同步单向通信以及半双工单线通信，也支持 LIN(局部互连网)，兼容 ISO7816 的智能卡协议和 IrDA SIR ENDEC 传输编解码规范，以及调制解调器 (CTS/RTS 硬件流控) 操作，还支持多处理器通信。其采用分数波特率发生器系统，并支持 DMA 操作连续通讯。

#### 1.4.14.2 串行外设接口 (SPI)

芯片提供 1 个串行外设 SPI 接口，支持主或从操作，动态切换。支持多主模式，全双工或半双工同步传输，支持基本的 SD 卡和 MMC 模式。可编程的时钟极性和相位，数据位宽提供 8 或 16 位选择，可靠通信的硬件 CRC 产生/校验，支持 DMA 操作连续通讯。

#### 1.4.14.3 I2C 总线

芯片提供 1 个 I2C 总线接口，能够工作于多主机模式或从模式，完成所有 I2C 总线特定的时序、协议、仲裁等。支持标准和快速两种通讯速度，同时与 SMBus2.0 兼容。

I2C 接口提供 7 位或 10 位寻址，并且在 7 位从模式时支持双从地址寻址。内置了硬件 CRC 发生器/校验器。可以使用 DMA 操作并支持 SMBus 总线 2.0 版/PMBus 总线。

注：I2C 功能不适用于批号倒数第 5 位为 0 的产品。

#### 1.4.14.4 通用串行总线 USB2.0 全速主机/设备控制器 (USBFS)

USB2.0 全速主机控制器和设备控制器 (USBFS)，遵循 USB2.0 Fullspeed 标准，支持 BC 充电协议。提供 8 个可配置的 USB 设备端点及一组主机端点。支持控制/批量/同步/中断传输，双缓冲区机制，USB 总线挂起/恢复操作，并提供待机/唤醒功能。USBFS 模块专用的 48MHz 时钟由内部高速时钟 (HSI) 直接产生。

#### 1.4.14.5 USB PD 及 type C 控制器 (USB PD)

内置 USB Power Delivery 控制器和 PD 收发器 PHY，支持 USB type-C 主从检测，自动 BMC 编解码和 CRC，硬件边沿控制，支持 USB PD2.0 和 PD3.0 电力传输控制，支持快充，支持 PD 受电端和 PD 供电端应用。

#### 1.4.15 通用输入输出接口 (GPIO)

系统提供了 3 组 GPIO 端口，共 69 个 GPIO 引脚。每个引脚都可以由软件配置成输出、输入(带或不带上拉，部分引脚支持下拉)或复用的外设功能端口。

所有 GPIO 引脚都支持可控上拉，仅 PA0-PA15 和 PC16-PC17 支持可控下拉，其余引脚不支持下拉。PC14-PC17 支持多种上拉模式，分别由 PD 和 USB 引脚相对应的专用控制寄存器设置。

多数 GPIO 引脚都与数字或模拟的复用外设共用。所有 PA 和 PB 的 GPIO 引脚都有较大电流驱动能力，具有简单恒流功能，并且都支持 PWM。提供锁定机制冻结 IO 配置，以避免意外的写入 I/O 寄存器。

系统中大部分 IO 引脚电源由  $V_{DD}$  提供，通过改变  $V_{DD}$  供电将改变 IO 引脚输出电平高值来适配外部通讯接口电平。具体引脚请参考引脚描述。

#### 1.4.16 运放/比较器 (OPA)

芯片内置 2 组运放 (OPA)，也可用作电压比较器，其输入可通过更改配置对多个通道进行选择，包括可编程增益运放 (PGA) 的放大倍数选择，其输出可通过更改配置对 2 个通道进行选择，内部关联到 ADC 通道。支持将外部模拟小信号放大送入 ADC 以实现小信号 ADC 转换。

#### 1.4.17 电压比较器 (CMP)

芯片内置 3 组轨到轨模拟电压比较器，可选迟滞特性，电压比较结果由 GPIO 输出或者内部直接接入 TIM2 的 CH1~CH3 的输入通道实现触发。

#### 1.4.18 RGB 三色 LED 脉冲宽度调制 PWM 驱动 (LEDPWM)

芯片内置  $3*16=48$  路 PWM 电流驱动，支持多个 COM 公共端动态扫描，可用于 RGB 三色或者单色 LED 点阵显示驱动。可选 7 位或者 8 位有效 PWM 数据，支持最高  $3*8$  位色彩 PWM 支持 16777216 组合色；可选 6 位或 7 位或 8 位亮度 PWM 支持 256 级灰度；消隐时间多级可调，支持亮度 PWM 重复组帧，支持  $1/2\sim$

1/18 或更多 COM 动态扫描；专用 DMA 模式支持从 Flash-ROM 加载预置的固化数据或者从 RAM 加载编辑后的显示数据。

CH643 可以同时支持 LED 矩阵动态显示驱动和键盘矩阵扫描检测。LED 矩阵和键盘矩阵均由 PWM 通道引脚作为列驱动 column，LED 矩阵支持最多  $3*16=48$  列，键盘矩阵支持最多 16 列。

LED 行驱动由公共端 COM 动态分时扫描，COM 驱动分两种方式：全内置方式、外置 PMOS 方式。

全内置方式外围精简、低成本，由 COM 引脚内部 NMOS 直接驱动 sink 灌电流作为行扫描，PWM 通道由内部 PMOS 提供 source 源电流连接 LED 阳极。通常是 PA 引脚作为 PWM，PB 引脚作为 COM。

外置 PMOS 方式支持更大电流、更高亮度，由 COM 引脚分别控制外部 P 型 MOSFET 提供 source 源电流作为行扫描，PWM 通道由内部 NMOS 提供 sink 灌电流连接 LED 阴极。通常是 PB 引脚以及 PA 引脚作为 PWM，PC 引脚及剩余引脚分别控制外部 P 型 MOSFET。

键盘矩阵支持与 LED 矩阵相同的 COM 数量作为行扫描输出，全内置方式由 PA0-15 串联电阻后作为电流模式列采样输入，灌电流有效；外置 PMOS 方式下由 PB0-15 串联电阻后作为电流模式列采样输入，源电流有效。电流模式按键检测复用了 LED 显示驱动引脚，无需额外 GPIO；CH643 也支持常规的电压模式按键检测，使用额外的多个 GPIO 引脚作为列采样输入。

所有 PA 引脚具有 source 源电流简单恒流功能、sink 灌电流简单恒流功能；所有 PB 引脚具有 sink 灌电流简单恒流功能、作为全内置 COM 驱动端具有较大 sink 灌电流驱动能力。

CH643 芯片支持的矩阵组合如下。

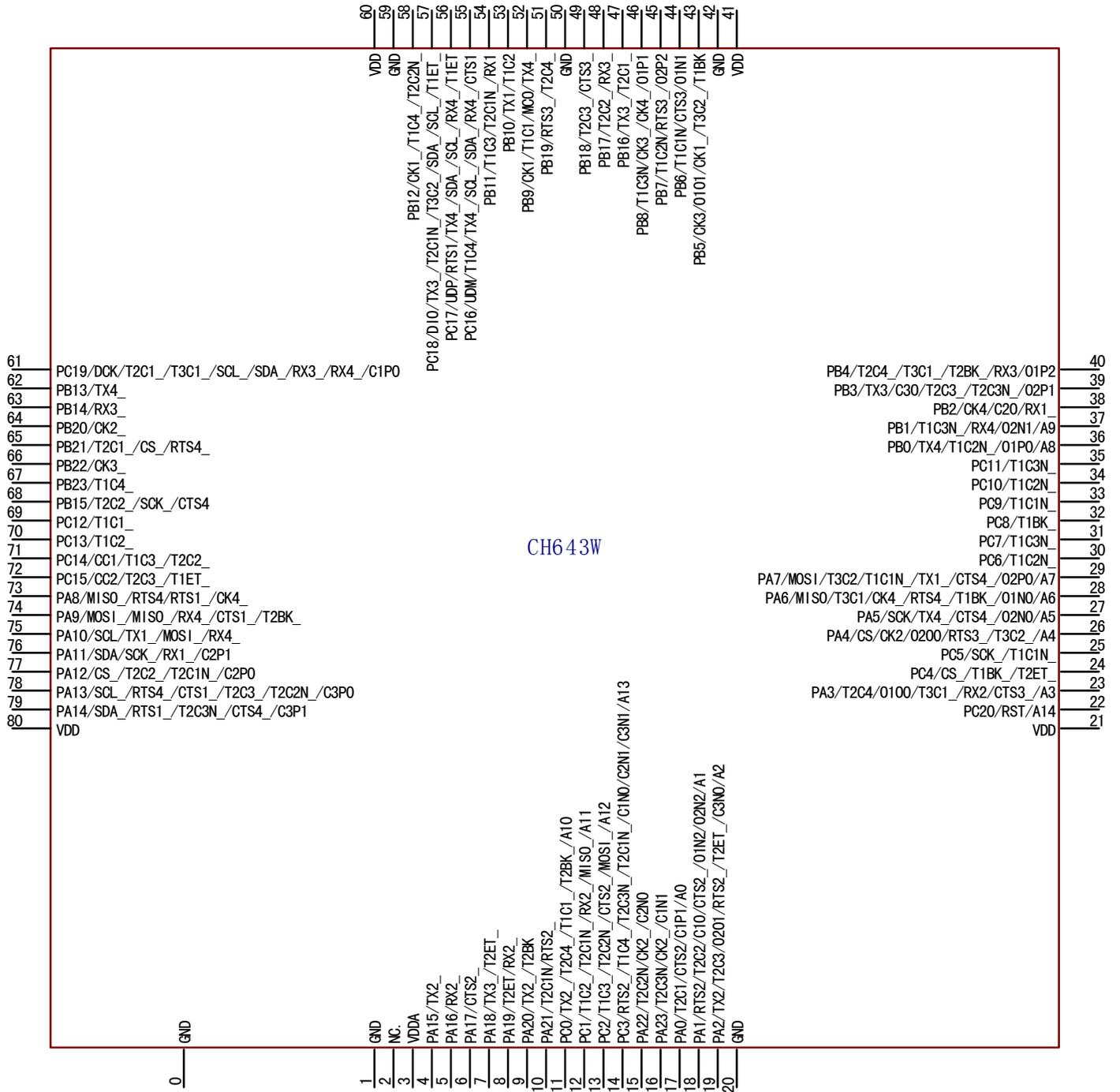
LED 矩阵	PWM 引脚模式	PWM 通道引脚名称	PWM 通道 LED 列数	键盘列数	COM 数量行扫描	CH 643W	CH 643Q	CH 643L	CH 643U	COM 方式外围器件
单色	PA16I	PA0-15	16	16	8	√	√	√	√	全内置
RGB	PA15	PA0-4, PA6-15	$3*5=15$	15	8	√	√	√	√	全内置
单色	PA16I	PA0-15	16	16	18	√	√	√		全内置
RGB/单	PA24	PA0-23	$3*8=24$	16	18	√	√	√		全内置
RGB/单	PB16PA8	PB0-15, PA16-23	$3*8=24$	16	18*PMOS	√	√	√		外置 PMOS
RGB/单	PA24	PA0-23	$3*8=24$	无	18*PMOS	√	√	√		外置 PMOS
RGB/单	PA24	PA0-23	$3*8=24$	16	24	√	√			全内置
RGB/单	PB24	PB0-23	$3*8=24$	16	32*PMOS	√	√			外置 PMOS
RGB/单	PA24PB24	PA0-23, PB0-23	$3*16=48$	16	10*PMOS	√	√			外置 PMOS
RGB/单	PA24PB24	PA0-23, PB0-23	$3*16=48$	16	18*PMOS	√				外置 PMOS

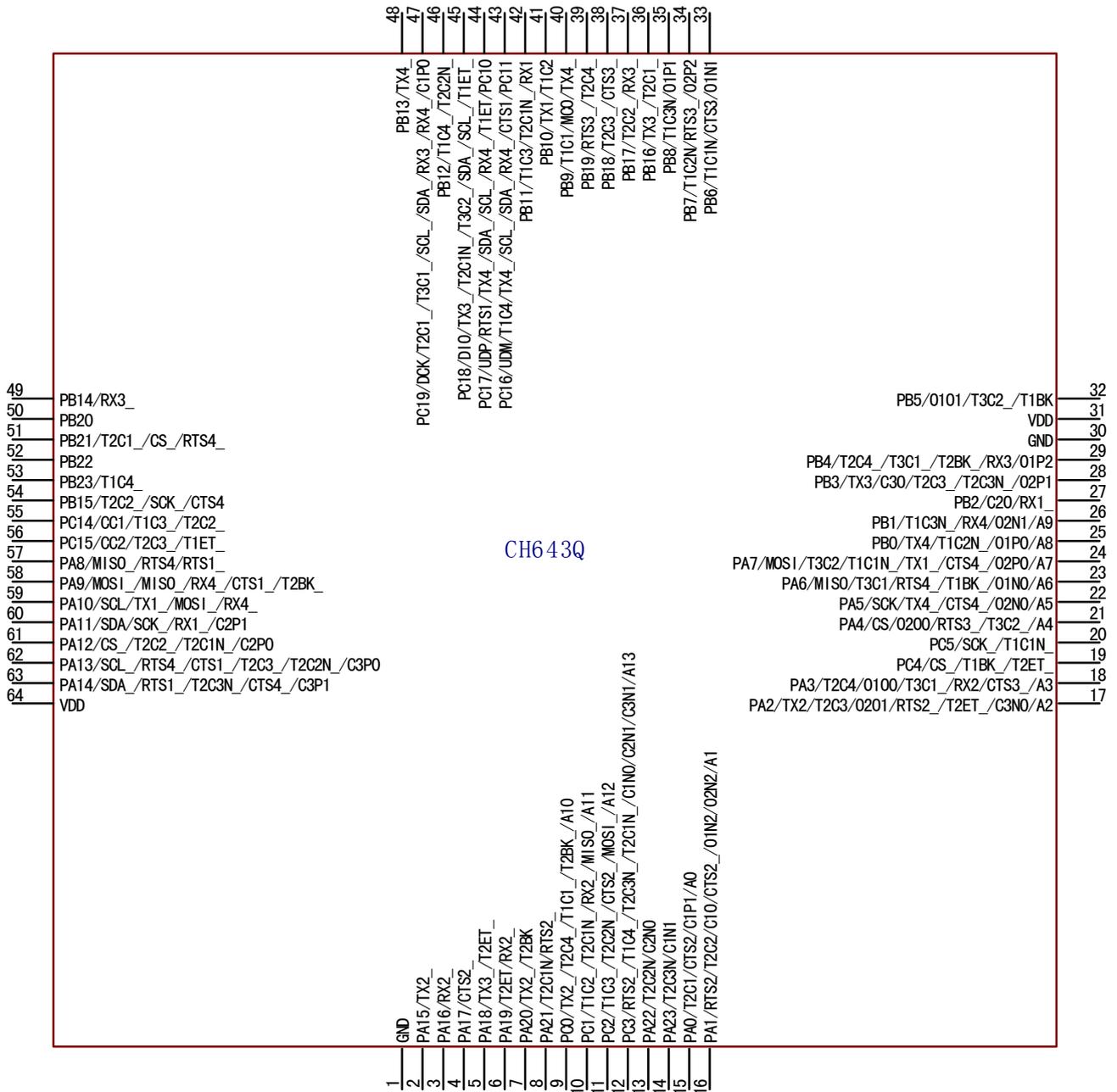
#### 1.4.19 串行 2 线调试接口 (2-wire SDI Serial Debug Interface)

内核自带一个串行 2 线调试的接口 (SDI)，包括 SWDIO 和 SWCLK 引脚。系统上电或复位后默认调试接口引脚功能开启，主程序运行后可以根据需要关闭 SDI。

## 第 2 章 引脚信息

### 2.1 引脚排列







1	PA10/SCL/TX1_/MOS1_/RX4_	PA9/MISO_/RX4_/T2BK_	28
2	PA11/SDA/SCK_/RX1_	PA8/RTS4_	27
3	PA12/CS_/T2C2_/T2C1N_	PB14/RX3_/PC19/DCK/T2C1_/T3C1_/SCL_/SDA_/RX3_/RX4_	26
4	PA13/SCL_/CTS1_/T2C3_/T2C2N_	PB12/T1C4_/T2C2N_/PC18/D10/TX3_/T2C1N_/T3C2_/SDA_/SCL_/T1ET_	25
5	PA14/SDA_/RTS1_/T2C3N_	PC17/UDP/RTS1/TX4_/SDA_/SCL_/RX4_/T1ET/PC10	24
6	VDD	PC16/UDM/T1C4/TX4_/SCL_/SDA_/RX4_/CTS1/PC11	23
7	GND	PB10/TX1/T1C2	22
8	PA15/TX2_	PB8/T1C3N/O1P1	21
9	PA0/T2C1/CTS2/A0	PB6/T1C1N/CTS3/O1N1	20
10	PA1/RTS2/T2C2/O1N2/O2N2/A1	PB4/T2C4_/T3C1_/T2BK_/RX3/O1P2	19
11	PA2/TX2/T2C3/O2O1/T2ET_/A2	PB2/RX1_	18
12	PA3/T2C4/O1O0/T3C1_/RX2/CTS3_/A3	PB0/TX4/T1C2N_/O1P0/A8	17
13	PA4/CS/O2O0/RTS3_/T3C2_/A4	PA7/MOS1/T3C2/T1C1N_/TX1_/CTS4_/O2P0/A7	16
14	PA5/SCK/TX4_/O2N0/A5	PA6/MISO/T3C1/T1BK_/O1N0/A6	15

## CH643U

注：引脚图中复用功能均为缩写。

示例：A:ADC\_ (A10:ADC\_IN10)

C:CMP\_ (C3N0:CMP3\_NO、C3O:CMP3\_OUT)

T:TIME\_ (T2C4:TIM2\_CH4、T2C2N:TIM2\_CH2N)

O:OPA\_ (O1N2:OPA1\_N2、O2O0:OPA2\_OUT0)

TX2/RX2:USART2\_TX/ USART2\_RX

CS:SPI\_NSS

UDP:USBDP

UDM:USBDM

D10:SWDIO

DCK:SWCLK

## 2.2 引脚描述

表 2-1 引脚定义

注意，下表中的引脚功能描述针对的是所有功能，不涉及芯片具体型号。不同型号之间外设资源有差异，查看前请先根据芯片型号资源表确认是否有此功能。

引脚编号				引脚名称	引脚类型 <sup>(1)</sup>	主功能 (复位后)	默认复用功能	重映射功能 <sup>(2)</sup>
QFN80	LQFP64	LQFP48	QSO28					
0	-	-	-	GND	P	GND		
1	1	23	7	GND	P	GND		
2	-	-	-	NC.	-			
3	-	-	-	V <sub>DDA</sub>	P	V <sub>DDA</sub>		
4	2	1	8	PA15	I/O	PA15		TX2_2/TX2_4
5	3	2	-	PA16	I/O	PA16		RX2_2/RX2_4
6	4	3	-	PA17	I/O	PA17		CTS2_2/CTS2_4
7	5	4	-	PA18	I/O	PA18		TX3_2/T2ET_1/T2ET_3
8	6	5	-	PA19	I/O	PA19	T2ET	RX2_1/T2ET_2
9	7	6	-	PA20	I/O	PA20	T2BK	TX2_1/T2BK_2
10	8	7	-	PA21	I/O	PA21	T2C1N	RTS2_2
11	9	-	-	PC0	I/O/A	PC0	A10	TX2_3/T2C4_5 /T2C4_6/T1C1_3/T2BK_4
12	10	-	-	PC1	I/O/A	PC1	A11 <sup>(3)</sup>	T1C2_3/T2C1N_4/RX2_3/MISO_3
13	11	-	-	PC2	I/O/A	PC2	A12	T1C3_3/T2C2N_4/CTS2_3/MOSI_3
14	12	-	-	PC3	I/O/A	PC3	C1N0/C2N1/C3N1/A13	RTS2_3/T1C4_3 /T2C3N_4/T2C1N_2/RTS2_4
15	13	8	-	PA22	I/O/A	PA22	T2C2N/C2N0	CK2_2/T2C2N_2/CK2_4
16	14	9	-	PA23	I/O/A	PA23	T2C3N/C1N1	CK2_1/T2C3N_2
17	15	10	9	PA0	I/O/A	PA0	T2C1/CTS2 /C1P1/A0	T2C1_2
18	16	11	10	PA1	I/O/A	PA1	RTS2/T2C2/C10 /O1N2/O2N2/A1	CTS2_1/T2C2_2
19	17	12	11	PA2	I/O/A	PA2	TX2/T2C3/O2O1/C3N0/A2	RTS2_1/T2ET_5 /T2C3_1/T2ET_6
20	30	47	-	GND	P	GND		
21	31	24	6	V <sub>DD</sub>	P	V <sub>DD</sub>		
22	-	-	-	PC20	I/O/A	PC20	RST/A14	
23	18	13	12	PA3	I/O/A	PA3	RX2/T2C4/O100/A3 <sup>(3)</sup>	T3C1_3/T2C4_1/CTS3_2
24	19	-	-	PC4	I/O	PC4		CS_3/T1BK_3/T2ET_4
25	20	-	-	PC5	I/O	PC5		SCK_3/T1C1N_3
26	21	14	13	PA4	I/O/A	PA4	CS/CK2/O200/A4	RTS3_2/T3C2_3
27	22	15	14	PA5	I/O/A	PA5	SCK/O2N0/A5	TX4_1/CTS4_4
28	23	16	15	PA6	I/O/A	PA6	MISO/T3C1/O1N0/A6	CK4_1/RTS4_4/T1BK_1

引脚编号				引脚名称	引脚类型 <sup>(1)</sup>	主功能 (复位后)	默认复用功能	重映射功能 <sup>(2)</sup>
QFN80	LQFP64	LQFP48	QSOP28					
29	24	17	16	PA7	I/O/A	PA7	MOSI/T3C2/02P0/A7 <sup>(3)</sup>	T1C1N_1/TX1_3/CTS4_1
30	-	-	-	PC6	I/O	PC6		T1C2N_3
31	-	-	-	PC7	I/O	PC7		T1C3N_3/P10C_I00_1
32	-	-	-	PC8	I/O	PC8		T1BK_4
33	-	-	-	PC9	I/O	PC9		T1C1N_4
34	44	33	24	PC10 <sup>(4)</sup>	I/O	PC10		T1C2N_4
35	43	32	23	PC11 <sup>(5)</sup>	I/O	PC11		T1C3N_4
36	25	18	17	PB0	I/O/A	PB0	TX4/01P0/A8	T1C2N_1
37	26	19	-	PB1	I/O/A	PB1	RX4/02N1/A9	T1C3N_1
38	27	20	18	PB2	I/O/A	PB2	CK4/C20	RX1_3/CK4_2/CK4_5
39	28	21	-	PB3	I/O/A	PB3	TX3/C30/02P1	T2C3_2/T2C3N_5 /T2C3_3/T2C3N_6
40	29	22	19	PB4	I/O/A	PB4	RX3/01P2	T2C4_2/T3C1_1 /T2BK_5/T2C4_3/T2BK_6
41	64	48	-	V <sub>DD</sub>	P	V <sub>DD</sub>		
42	-	-	-	GND	P	GND		
43	32	25	-	PB5	I/O/A	PB5	CK3/0101/T1BK	CK1_2/T3C2_1/CK3_1/T1BK_2
44	33	26	20	PB6	I/O/A	PB6	T1C1N/CTS3/01N1	T1C1N_2/CTS3_1
45	34	27	-	PB7	I/O/A	PB7	T1C2N/02P2/RTS3	RTS3_1/T1C2N_2
46	35	28	21	PB8	I/O/A	PB8	T1C3N/01P1	CK3_2/CK4_3/T1C3N_2
47	36	-	-	PB16	I/O	PB16		TX3_3/T2C1_4
48	37	-	-	PB17	I/O	PB17		T2C2_4/RX3_3
49	38	-	-	PB18	I/O	PB18		T2C3_4/CTS3_3
50	-	-	-	GND	P	GND		
51	39	-	-	PB19	I/O	PB19		RTS3_3/T2C4_4
52	40	29	-	PB9	I/O	PB9	CK1/T1C1/MC0	TX4_3/CK1_1/T1C1_1/T1C1_2
53	41	30	22	PB10	I/O	PB10	TX1/T1C2	T1C2_1/T1C2_2/TX1_2
54	42	31	-	PB11	I/O	PB11	T1C3/RX1	T1C3_1/T1C3_2/RX1_2/T2C1N_6
55	43	32	23	PC16 <sup>(5)</sup>	I/O/A	PC16	UDM/T1C4/CTS1	TX4_2/SCL_2 <sup>(3)</sup> /SDA_4 <sup>(3)</sup> /RX4_5 /CTS1_1/T1C4_1
56	44	33	24	PC17 <sup>(4)</sup>	I/O/A	PC17	UDP/RTS1/T1ET	TX4_5/SDA_2 <sup>(3)</sup> /SCL_4 <sup>(3)</sup> /RX4_2 /RTS1_1/T1ET_1
57	45	34	25	PC18 <sup>(6)</sup>	I/O	PC18	DIO/P10C_I00_0	TX3_1/T2C1N_5/T3C2_2/SDA_3 <sup>(3)</sup> /SCL_5 <sup>(3)</sup> /T1ET_2/T1ET_3
58	46		PB12 <sup>(6)</sup>	I/O	PB12		CK1_3/T1C4_2/T2C2N_5/T2C2N_6	
59	-	-	-	GND	P	GND		
60	-	-	-	V <sub>DD</sub>	P	V <sub>DD</sub>		

引脚编号				引脚名称	引脚类型 <sup>(1)</sup>	主功能 (复位后)	默认复用功能	重映射功能 <sup>(2)</sup>
QFN80	LQFP64	LQFP48	QSOP28					
61	47	37	26	PC19 <sup>(7)</sup>	I/O/A	PC19	DCK/PIOC_I01/C1P0	T2C1_5/T3C1_2/SCL_3 <sup>(3)</sup> /SDA_5 <sup>(3)</sup> /RX3_1/RX4_4/T2C1_6
62	48	35	-	PB13	I/O	PB13		TX4_4
63	49	36	26	PB14 <sup>(7)</sup>	I/O	PB14		RX3_2
64	50	37	-	PB20 <sup>(7)</sup>	I/O	PB20		CK2_3
65	51	38	-	PB21 <sup>(8)</sup>	I/O	PB21		T2C1_1/CS_1/RTS4_1/T2C1_3
66	52	-	-	PB22	I/O	PB22		CK3_3
67	53	-	-	PB23	I/O	PB23		T1C4_4
68	54	39	-	PB15	I/O	PB15	CTS4	T2C2_1/SCK_1/T2C2_3/CTS4_2 /CTS4_5
69	-	-	-	PC12	I/O	PC12		T1C1_4
70	-	-	-	PC13	I/O	PC13		T1C2_4
71	55	38	-	PC14 <sup>(8)</sup>	I/O/A	PC14	CC1	T1C3_4/T2C2_6
72	56	-	-	PC15	I/O/A	PC15	CC2	T2C3_6/T1ET_4
73	57	40	27	PA8	I/O	PA8	RTS4	RTS1_2/CK4_4/RTS4_2/RTS4_5 /MISO_1
74	58	41	28	PA9	I/O	PA9		MOSI_1/RX4_1/CTS1_2/MISO_2 /T2BK_1/T2BK_3
75	59	42	1	PA10	I/O	PA10	SCL <sup>(3)</sup>	TX1_1/MOSI_2/RX4_3
76	60	43	2	PA11	I/O/A	PA11	SDA <sup>(3)</sup> /C2P1	SCK_2/RX1_1
77	61	44	3	PA12	I/O/A	PA12	C2P0	CS_2/T2C2_5/T2C1N_1/T2C1N_3
78	62	45	4	PA13	I/O/A	PA13	C3P0	SCL_1 <sup>(3)</sup> /RTS4_3/CTS1_3/T2C3_5 /T2C2N_1/T2C2N_3
79	63	46	5	PA14	I/O/A	PA14	C3P1	SDA_1 <sup>(3)</sup> /RTS1_3/T2C3N_1/CTS4_3 /T2C3N_3
80	-	-	-	V <sub>DD</sub>	P	V <sub>DD</sub>		

CH643 在 RGB LED PWM 启用后，部分引脚将可选的复用于 PWM 驱动或者 COM 动态扫描驱动。

引脚名称	功能名称	功能描述
PA0-PA7	RED0-RED7	RGB LED 红色 PWM 驱动输出，每位可独立启用或禁用。
PB0-PB7	RED8-RED15	
PA8-PA15	GRE0-GRE7	RGB LED 绿色 PWM 驱动输出，每位可独立启用或禁用。
PB8-PB15	GRE8-GRE15	
PA16-PA23	BLU0-BLU7	RGB LED 蓝色 PWM 驱动输出，每位可独立启用或禁用。
PB16-PB23	BLU8-BLU15	
PC18-PC19	COM0-COM1	RGB LED 动态扫描 COM 公共驱动输出，每位可独立启用或禁用。
PA16-PA21	COM2-COM7	RGB LED 动态扫描 COM 公共驱动输出，每位可独立启用或禁用。

PB16-PB23	COM8-COM15	RGB LED 动态扫描 COM 公共驱动输出，每位可独立启用或禁用。
PB0-PB15	COM16-COM31	RGB LED 动态扫描 COM 公共驱动输出，每位可独立启用或禁用。
PA0-PA15	COM32-COM47	RGB LED 动态扫描 COM 公共驱动输出，每位可独立启用或禁用。
PC0-PC15	COM48-COM63	RGB LED 动态扫描 COM 公共驱动输出，每位可独立启用或禁用。

注1: 表格缩写解释:

I = TTL/CMOS 电平斯密特输入; 0 = CMOS 电平三态输出;

A = 模拟信号输入或输出; P = 电源。

注2: 重映射功能下划线后的数值表示AFIO寄存器中相对应位的配置值。例如: TX2\_2表示AFIO寄存器相应位配置为10b。

注3: ADC的通道3、通道7、通道11、通道15和I2C功能不适用于批号倒数第5位为0的产品。

注4: 对于CH643Q、CH643L、CH643U芯片, PC10与PC17引脚在芯片内部短接合封, 禁止两个IO均配置为输出功能; 在USB应用中, PC10引脚应配置为浮空输入模式(复位后的默认值)。

注5: 对于CH643Q、CH643L、CH643U芯片, PC11与PC16引脚在芯片内部短接合封, 禁止两个IO均配置为输出功能; 在USB应用中, PC11引脚应配置为浮空输入模式(复位后的默认值)。

注6: 对于CH643L、CH643U芯片, PB12与PC18引脚在芯片内部短接合封, 禁止两个IO均配置为输出功能。

注7: 对于CH643L芯片, PB20与PC19引脚在芯片内部短接合封, 禁止两个IO均配置为输出功能; 对于CH643U芯片, PB14与PC19引脚在芯片内部短接合封, 禁止两个IO均配置为输出功能。

注8: 对于CH643L芯片, PB21与PC14引脚在芯片内部短接合封, 禁止两个IO均配置为输出功能。

## 2.3 引脚复用功能

注意，下表中的引脚功能描述针对的是所有功能，不涉及芯片具体型号。不同型号之间外设资源有差异，查看前请先根据芯片型号资源表确认是否有此功能。

表 2-2 引脚复用和重映射功能

复用 引脚	ADC	TIM1/2	TIM3	USART	CMP	SYS	I2C	SPI	USB	OPA	P10C
PA0	A0	T2C1 T2C1_2		CTS2	C1P1						
PA1	A1	T2C2 T2C2_2		RTS2 CTS2_1	C10					01N2 02N2	
PA2	A2	T2C3 T2C3_1 T2ET_5 T2ET_6		TX2 RTS2_1	C3N0					0201	
PA3	A3 <sup>(1)</sup>	T2C4 T2C4_1	T3C1_3	RX2 CTS3_2						0100	
PA4	A4		T3C2_3	CK2 RTS3_2				CS		0200	
PA5	A5			TX4_1 CTS4_4				SCK		02N0	
PA6	A6	T1BK_1	T3C1	CK4_1 RTS4_4				MISO		01N0	
PA7	A7 <sup>(1)</sup>	T1C1N_1	T3C2	CTS4_1 TX1_3				MOS1		02P0	
PA8				RTS4 RTS1_2 CK4_4 RTS4_2 RTS4_5				MISO_1			
PA9		T2BK_1 T2BK_3		RX4_1 CTS1_2				MOS1_1 MISO_2			
PA10				TX1_1 RX4_3			SCL <sup>(1)</sup>	MOS1_2			
PA11				RX1_1	C2P1		SDA <sup>(1)</sup>	SCK_2			
PA12		T2C2_5 T2C1N_1 T2C1N_3			C2P0			CS_2			
PA13		T2C3_5 T2C2N_1 T2C2N_3		RTS4_3 CTS1_3	C3P0		SCL_1 <sup>(1)</sup>				
PA14		T2C3N_1 T2C3N_3		CTS4_3 RTS1_3	C3P1		SDA_1 <sup>(1)</sup>				
PA15				TX2_2 TX2_4							
PA16				RX2_2 RX2_4							
PA17				CTS2_2 CTS2_4							
PA18		T2ET_1 T2ET_3		TX3_2							
PA19		T2ET T2ET_2		RX2_1							
PA20		T2BK T2BK_2		TX2_1							
PA21		T2C1N		RTS2_2							
PA22		T2C2N T2C2N_2		CK2_2 CK2_4	C2N0						
PA23		T2C3N T2C3N_2		CK2_1	C1N1						
PB0	A8	T1C2N_1		TX4						01P0	
PB1	A9	T1C3N_1		RX4						02N1	
PB2				RX1_3	C20						

复用 引脚	ADC	TIM1/2	TIM3	USART	CMP	SYS	I2C	SPI	USB	OPA	P10C
				CK4 CK4_2 CK4_5							
PB3		T2C3_2 T2C3_3 T2C3N_5 T2C3N_6		TX3	C30					02P1	
PB4		T2C4_2 T2C4_3 T2BK_5 T2BK_6	T3C1_1	RX3						01P2	
PB5		T1BK T1BK_2	T3C2_1	CK3 CK1_2 CK3_1						0101	
PB6		T1C1N T1C1N_2		CTS3 CTS3_1						01N1	
PB7		T1C2N T1C2N_2		RTS3 RTS3_1						02P2	
PB8		T1C3N T1C3N_2		CK3_2 CK4_3						01P1	
PB9		T1C1 T1C1_1 T1C1_2		CK1 CK1_1 TX4_3		MCO					
PB10		T1C2 T1C2_1 T1C2_2		TX1 TX1_2							
PB11		T1C3 T1C3_1 T1C3_2 T2C1N_6		RX1 RX1_2							
PB12		T1C4_2 T2C2N_5 T2C2N_6		CK1_3							
PB13				TX4_4							
PB14				RX3_2							
PB15		T2C2_1 T2C2_3		CTS4 CTS4_2 CTS4_5				SCK_1			
PB16		T2C1_4		TX3_3							
PB17		T2C2_4		RX3_3							
PB18		T2C3_4		CTS3_3							
PB19		T2C4_4		RTS3_3							
PB20				CK2_3							
PB21		T2C1_1 T2C1_3		RTS4_1				CS_1			
PB22				CK3_3							
PB23		T1C4_4									
PC0	A10	T1C1_3 T2C4_5 T2C4_6 T2BK_4		TX2_3							
PC1	A11 <sup>(1)</sup>	T1C2_3 T2C1N_4		RX2_3				MISO_3			
PC2	A12	T1C3_3 T2C2N_4		CTS2_3				MOSI_3			
PC3	A13	T1C4_3 T2C3N_4 T2C1N_2		RTS2_3 RTS2_4	C1N0 C2N1 C3N1						
PC4		T1BK_3 T2ET_4						CS_3			
PC5		T1C1N_3						SCK_3			

复用 引脚	ADC	TIM1/2	TIM3	USART	CMP	SYS	I2C	SPI	USB	OPA	PIOC
PC6		T1C2N_3									
PC7		T1C3N_3									PIOC_I00_1
PC8		T1BK_4									
PC9		T1C1N_4									
PC10		T1C2N_4									
PC11		T1C3N_4									
PC12		T1C1_4									
PC13		T1C2_4									
PC14		T1C3_4 T2C2_6							CC1		
PC15		T1ET_4 T2C3_6							CC2		
PC16		T1C4 T1C4_1		CTS1 CTS1_1 TX4_2 RX4_5			SCL_2 <sup>(1)</sup> SDA_4 <sup>(1)</sup>		UDM		
PC17		T1ET T1ET_1		RTS1 RTS1_1 RX4_2 TX4_5			SDA_2 <sup>(1)</sup> SCL_4 <sup>(1)</sup>		UDP		
PC18		T1ET_2 T1ET_3 T2C1N_5	T3C2_2	TX3_1		D10	SDA_3 <sup>(1)</sup> SCL_5 <sup>(1)</sup>				PIOC_I00_0
PC19		T2C1_5 T2C1_6	T3C1_2	RX3_1 RX4_4	C1P0	DCK	SCL_3 <sup>(1)</sup> SDA_5 <sup>(1)</sup>				PIOC_I01
PC20	A14					RST					

注：ADC的通道3、通道7、通道11、通道15和I2C功能不适用于批号倒数第5位为0的产品。

## 第 3 章 电气特性

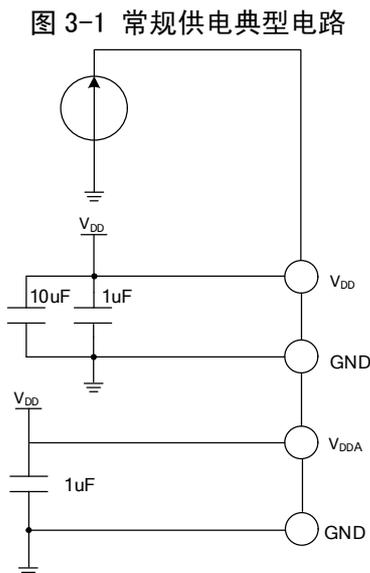
### 3.1 测试条件

除非特殊说明和标注，所有电压都以 GND 为基准。

所有最小值和最大值将在最坏的环境温度等条件下得到保证。典型数值是基于常温 25°C 和  $V_{DD}$  = 额定 5V 环境下用于设计指导。

对于通过综合评估、设计模拟或工艺特性得到的数据，不会在生产线上进行测试。在综合评估的基础上，最小和最大值是通过样本测试后统计得到。除非特殊说明为实测值，否则特性参数以综合评估或设计保证。

供电方案：



### 3.2 绝对最大值

临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏。

表 3-1 绝对最大值参数表

符号	描述	最小值	最大值	单位
$T_A$	工作时的环境温度	-40	85	°C
$T_J$	结温度范围	-40	105	°C
$T_S$	存储时的环境温度	-40	125	°C
$V_{DD}$	外部主供电引脚 $V_{DDA}$ 或 $V_{DD}$ 上的电压	-0.3	6.0	V
$V_{IN}$	I/O 引脚上的电压	-0.3	$V_{DD}+0.3$	V
$ \Delta V_{DD-x} $	主供电引脚各 $V_{DD}$ 之间的电压差		20	mV
$ \Delta V_{DDA} $	主供电引脚各 $V_{DD}$ 与 $V_{DDA}$ 之间的电压差		200	mV
$ \Delta GND-x $	公共地引脚各 GND 之间的电压差		20	mV
$V_{ESD(HBM)}$	普通 I/O 引脚的 ESD 静电放电电压 (HBM)		4K	V
$I_{VDD}$	所有 $V_{DD}$ 主供电引脚的合计总电流	CH643U	350	mA
		CH643L、CH643Q	550	
		CH643W	750	
$I_{GND}$	所有 GND 公共地引脚的合计总电流	CH643U	600	mA
		CH643L、CH643Q	1100	
		CH643W	1800	
$I_{IO}$	PA 任意 I/O 引脚上的 sink 电流		100	mA

(PA0-PA23)	PA 任意 I/O 引脚上的 source 电流		60	
$I_{IO}$ (PB0-PB23)	PB 任意 I/O 引脚上的 sink 电流		100	mA
	PB 任意 I/O 引脚上占空比 $\leq 1/8$ 的 sink 电流		400	
	PB 任意 I/O 引脚上的 source 电流		30	
$I_{IO}$ (PC0-PC20)	PC 任意 I/O 引脚上的 sink 电流		40	mA
	PC 任意 I/O 引脚上的 source 电流		30	
$P_d$	整个芯片的最大功耗 (还需要考虑散热等因素)	CH643U	700	mW
		CH643L、CH643Q	1000	
		CH643W	2000	
$\theta_{JA}$	封装热阻	CH643U	110	$^{\circ}\text{C}/\text{W}$
		CH643L、CH643Q	80	
		CH643W	35	

### 3.3 电气参数

#### 3.3.1 工作条件

表 3-2 通用工作条件

符号	参数	条件	最小值	最大值	单位
$F_{HCLK}$ 或 $F_{SYS}$	内部系统总线频率 或微处理器主频			48	MHz
$V_{DD}$	工作电源电压 (额定 5V)	未用 USB 和 PD 功能	2.0	5.5	V
		使用 USB 或 PD 功能	3.0	5.3	
$V_{DDA}$	模拟部分工作电压 (未使用 ADC)	$V_{DDA}$ 应该与 $V_{DD}$ 相同	2.0	5.5	V
	模拟部分工作电压 (使用 ADC)		2.5	5.5	

表 3-3 上电和掉电条件

符号	参数	条件	最小值	最大值	单位
$t_{VDD}$	$V_{DD}$ 上升速率		0.1	$\infty$	us/V
	$V_{DD}$ 下降速率		10	$\infty$	

#### 3.3.2 内嵌复位和电源控制模块特性

表 3-4 复位及电压监测 (PDR 选择高阈值档位)

符号	参数	条件	最小值	典型值	最大值	单位
$V_{PVD}^{(1)}$	可编程电压检测器的 电平选择	PLS[1:0] = 00 上升沿		2.12		V
		PLS[1:0] = 00 下降沿		2.1		
		PLS[1:0] = 01 上升沿		2.32		V
		PLS[1:0] = 01 下降沿		2.3		
		PLS[1:0] = 10 上升沿		3.02		V
		PLS[1:0] = 10 下降沿		3		
		PLS[1:0] = 11 上升沿		4.02		V
		PLS[1:0] = 11 下降沿		4		
$V_{PVDhyst}$	PVD 迟滞			20		mV
$V_{POR/PDR}$	上电/掉电复位阈值	上升沿		1.8		V
		下降沿		1.78		V

$V_{PDRhyst}$	PDR 迟滞			20		mV
$t_{RSTTEMPO}$	上电复位		4	17	24	ms
	其他复位		6	9	20	us

注：1. 常温测试值。

### 3.3.3 内置的参考电压

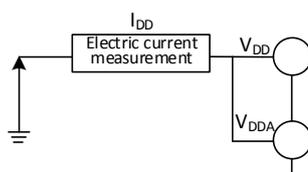
表 3-5 内置参考电压

符号	参数	条件	最小值	典型值	最大值	单位
$V_{REFINT}$	内置参考电压	$T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$	1.16	1.2	1.24	V
$T_{S\_vrefint}$	当读出内部参考电压时，ADC 的采样时间	建议慢速采样			11	$1/f_{ADC}$

### 3.3.4 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、芯片的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。电流消耗测量方法如下图：

图 3-2 电流消耗测量



微控制器处于下列条件：

常温  $V_{DD} = 3.3\text{V}$  或  $5\text{V}$  情况下，测试时：所有 IO 端口配置上拉输入，HSI=48M。使能或关闭所有外设时钟的功耗。

表 3-6-1 运行模式下典型的电流消耗，数据处理代码从内部闪存中运行 ( $V_{DD} = 3.3\text{V}$ )

符号	参数	条件	典型值		单位	
			使能所有外设	关闭所有外设		
$I_{DD}^{(1)}$	运行模式下的 供应电流	运行于高速内部 RC 振荡器 (HSI)， 使用 AHB 预分频 以减低频率	$F_{HCLK} = 48\text{MHz}$	4.3	3.1	mA
			$F_{HCLK} = 24\text{MHz}$	3.3	2.7	
			$F_{HCLK} = 8\text{MHz}$	2.2	2.0	

注：以上为实测参数。

表 3-6-2 运行模式下典型的电流消耗，数据处理代码从内部闪存中运行 ( $V_{DD} = 5\text{V}$ )

符号	参数	条件	典型值		单位	
			使能所有外设	关闭所有外设		
$I_{DD}^{(1)}$	运行模式下的 供应电流	运行于高速内部 RC 振荡器 (HSI)， 使用 AHB 预分频 以减低频率	$F_{HCLK} = 48\text{MHz}$	4.3	3.1	mA
			$F_{HCLK} = 24\text{MHz}$	3.3	2.7	
			$F_{HCLK} = 8\text{MHz}$	2.3	2.1	

注：以上为实测参数。

表 3-7-1 睡眠模式下典型的电流消耗，数据处理代码从内部闪存或 SRAM 中运行 ( $V_{DD} = 3.3V$ )

符号	参数	条件	典型值		单位	
			使能所有外设	关闭所有外设		
$I_{DD}^{(1)}$	睡眠模式下的 供应电流 (此时外设供 电和时钟保 持)	运行于高速内部 RC 振荡器 (HSI), 使用 AHB 预分频 以减低频率	$F_{HCLK} = 48MHz$	3.0	1.8	mA
			$F_{HCLK} = 24MHz$	2.1	1.5	
			$F_{HCLK} = 8MHz$	1.5	1.3	

注：以上为实测参数。

表 3-7-2 睡眠模式下典型的电流消耗，数据处理代码从内部闪存或 SRAM 中运行 ( $V_{DD} = 5V$ )

符号	参数	条件	典型值		单位	
			使能所有外设	关闭所有外设		
$I_{DD}^{(1)}$	睡眠模式下的 供应电流 (此时外设供 电和时钟保 持)	运行于高速内部 RC 振荡器 (HSI), 使用 AHB 预分频 以减低频率	$F_{HCLK} = 48MHz$	3.0	1.8	mA
			$F_{HCLK} = 24MHz$	2.1	1.5	
			$F_{HCLK} = 8MHz$	1.5	1.3	

注：以上为实测参数。

表 3-8-1 停止和待机模式下典型的电流消耗 ( $V_{DD} = 3.3V$ )

符号	参数	条件	典型值	单位
$I_{DD}$	停止模式下的供应电流	高速内部 RC 振荡器处于关闭状态 (没有独立看门狗)	76	uA
	待机模式下的供应电流	独立看门狗处于开启状态	530	
		独立看门狗关闭状态	58	

注：以上为实测参数。

表 3-8-2 停止和待机模式下典型的电流消耗 ( $V_{DD} = 5V$ )

符号	参数	条件	典型值	单位
$I_{DD}$	停止模式下的供应电流	高速内部 RC 振荡器处于关闭状态 (没有独立看门狗)	90	uA
	待机模式下的供应电流	独立看门狗处于开启状态	550	
		独立看门狗关闭状态	70	

注：以上为实测参数。

### 3.3.5 内部时钟源特性

表 3-9 内部高速 (HSI) RC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
$F_{HSI}$	频率(校准后)			48		MHz
$Duty_{HSI}$	占空比		45	50	55	%
$ACC_{HSI}$	HSI 振荡器的精度 (校准后)	$T_A = 0^{\circ}C \sim 70^{\circ}C$	-2.0	$\pm 0.9$	1.8	%

		TA = -40°C~85°C	-2.7	±1.2	2.4	%
t <sub>SU(HSI)</sub>	HSI 振荡器启动稳定时间		1.5		3.5	us
I <sub>DD(HSI)</sub>	HSI 振荡器功耗			312		uA

### 3.3.6 从低功耗模式唤醒的时间

表 3-10 低功耗模式唤醒的时间<sup>(1)</sup>

符号	参数	条件	典型值	单位
t <sub>wusleep</sub>	从睡眠模式唤醒	使用 HSI RC 时钟唤醒	1	us
t <sub>wustop</sub>	从停止模式唤醒	使用 HSI RC 时钟唤醒	10	us
t <sub>wustby</sub>	从待机模式唤醒	使用 HSI RC 时钟唤醒	10	us

注：以上为实测参数。

### 3.3.7 存储器特性

表 3-11 闪存存储器特性

符号	参数	条件	最小值	典型值	最大值	单位
F <sub>prog</sub>	操作频率 <sup>(1)</sup>				48	MHz
t <sub>prog_page</sub>	页（256 字节）编程时间			1.5	2.0	ms
t <sub>erase_page</sub>	页（256 字节）擦除时间			2.5	3.0	ms
t <sub>erase_sec</sub>	扇区（1K 字节）擦除时间			2.7	3.3	ms

注：1. flash 的操作频率包括读、编程、擦除，时钟来自于 HCLK。

表 3-12 闪存存储器寿命和数据保存期限

符号	参数	条件	最小值	典型值	最大值	单位
N <sub>END</sub>	擦写次数	T <sub>A</sub> = 25°C	100K			次
t <sub>RET</sub>	数据保存期限		10			年

### 3.3.8 I/O 端口特性

表 3-13 通用 I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V <sub>IH</sub>	普通 I/O 引脚输入高电平电压		(V <sub>DD</sub> -2) * 0.36+1.3		V <sub>DD</sub>	V
		V <sub>DD</sub> = 5V	2.4		V <sub>DD</sub>	V
		V <sub>DD</sub> = 3.3V	1.8		V <sub>DD</sub>	V
V <sub>IL</sub>	普通 I/O 引脚输入低电平电压		0		(V <sub>DD</sub> -2) * 0.24+0.4	V
		V <sub>DD</sub> = 5V	0		1.1	V
		V <sub>DD</sub> = 3.3V	0		0.7	V
V <sub>hys</sub>	普通 I/O 施密特触发器电压迟滞	V <sub>DD</sub> = 5V	180	350		mV
I <sub>lkg</sub>	普通 I/O 引脚输入漏电流		-2		2	uA
I <sub>PU</sub>	普通 I/O 引脚弱上拉电流	V <sub>DD</sub> = 5V	25	60	140	uA
		V <sub>DD</sub> = 3.3V	12	30	65	uA
I <sub>PD</sub>	PA0-PA15 引脚弱下拉电流	V <sub>DD</sub> = 5V	60	150	350	uA
		V <sub>DD</sub> = 3.3V	30	75	180	uA

$C_{I/O}$	单个 I/O 引脚电容 (不含双 I/O 合封)		5		pF
-----------	--------------------------	--	---	--	----

注：以上均为设计参数保证。

#### 输出驱动电流特性

表 3-14-1 应用一：全内置方式 LED 动态驱动。PWM 输出高电平，COM 输出低电平。

符号	参数	条件: $V_{DD} = 5V$	最小值	典型值	最大值	单位
$I_{SINK}$ COM IO	PB 引脚输出低电平, 引脚动态 sink 电流	引脚电压 = 1.7V		340		mA
		引脚电压 = 1V		270		
$I_{SOURCE}$ PWM IO	PA 引脚输出高电平, 引脚 source 电流	引脚电压 = $V_{DD} - 1V$		21		mA
		引脚电压 = $V_{DD} - 0.5V$		18		

表 3-14-2 应用二：外置 PMOS 方式 LED 动态驱动。PWM 输出低电平，COM 控制外部 PMOS 输出高电平。

符号	参数	条件: $V_{DD} = 5V$	最小值	典型值	最大值	单位
$I_{SINK}$ PWM IO	PA/PB 引脚输出低电平, 引脚 sink 电流	引脚电压 = 1.5V		38		mA
		引脚电压 = 0.5V		33		

表 3-15 输出电压特性 应用：通用 I/O

符号	参数	条件	最小值	最大值	单位
$V_{OL}$ (PA0-PA23)	输出低电平, 引脚 sink 电流	$I_{IO} = 100mA$ $V_{DD} = 5V$		0.4	V
$V_{OH}$ (PA0-PA23)	输出高电平, 引脚 source 电流	$I_{IO} = 50mA$ $V_{DD} = 5V$	$V_{DD}-0.4$		V
$V_{OL}$ (PA0-PA23)	输出低电平, 引脚 sink 电流	$I_{IO} = 60mA$ $V_{DD} = 3.3V$		0.4	V
$V_{OH}$ (PA0-PA23)	输出高电平, 引脚 source 电流	$I_{IO} = 25mA$ $V_{DD} = 3.3V$	$V_{DD}-0.4$		V
$V_{OL}$ (PB0-PB23)	输出低电平, 引脚 sink 电流	$I_{IO} = 100mA$ $V_{DD} = 5V$		0.4	V
$V_{OH}$ (PB0-PB23)	输出高电平, 引脚 source 电流	$I_{IO} = 12mA$ $V_{DD} = 5V$	$V_{DD}-0.4$		V
$V_{OL}$ (PB0-PB23)	输出低电平, 引脚 sink 电流	$I_{IO} = 60mA$ $V_{DD} = 3.3V$		0.4	V
$V_{OH}$ (PB0-PB23)	输出高电平, 引脚 source 电流	$I_{IO} = 6mA$ $V_{DD} = 3.3V$	$V_{DD}-0.4$		V
$V_{OL}$ (PC0-PC20)	输出低电平, 引脚 sink 电流	$I_{IO} = 15mA$ $V_{DD} = 5V$		0.4	V
$V_{OH}$ (PC0-PC20)	输出高电平, 引脚 source 电流	$I_{IO} = 12mA$ $V_{DD} = 5V$	$V_{DD}-0.4$		V
$V_{OL}$ (PC0-PC20)	输出低电平, 引脚 sink 电流	$I_{IO} = 8mA$ $V_{DD} = 3.3V$		0.4	V
$V_{OH}$ (PC0-PC20)	输出高电平, 引脚 source 电流	$I_{IO} = 6mA$ $V_{DD} = 3.3V$	$V_{DD}-0.4$		V

注：1. 以上均为设计参数保证；

2. 以上条件中如果多个 IO 引脚同时驱动, 电流总和不能超过表 3.2 节中的绝对最大额定值。另外多个 IO 引脚同时驱动时, 电源/地线上的电流很大, 产生的压降使内部 IO 的电压达不到表中电源电压, 从而导致驱动电流小于标称值。

表 3-16 输入输出交流特性 应用: 通用 IO

引脚	符号	参数	条件	最小值	最大值	单位
PA0-PA23	$F_{\max(10)out}$	最大频率	$CL=50pF, V_{DD}=2.9\sim4.0V$		30	MHz
			$CL=50pF, V_{DD}=4.0\sim5.5V$		40	MHz
	$t_{f(10)out}$	输出高至低电平的下降时间	$CL=50pF, V_{DD}=2.9\sim4.0V$		6	ns
			$CL=50pF, V_{DD}=4.0\sim5.5V$		5	ns
	$t_{r(10)out}$	输出低至高电平的上升时间	$CL=50pF, V_{DD}=2.9\sim4.0V$		8	ns
			$CL=50pF, V_{DD}=4.0\sim5.5V$		6	ns
PB0-PB23	$F_{\max(10)out}$	最大频率	$CL=50pF, V_{DD}=2.9\sim4.0V$		15	MHz
			$CL=50pF, V_{DD}=4.0\sim5.5V$		20	MHz
	$t_{f(10)out}$	输出高至低电平的下降时间	$CL=50pF, V_{DD}=2.9\sim4.0V$		9	ns
			$CL=50pF, V_{DD}=4.0\sim5.5V$		7	ns
	$t_{r(10)out}$	输出低至高电平的上升时间	$CL=50pF, V_{DD}=2.9\sim4.0V$		18	ns
			$CL=50pF, V_{DD}=4.0\sim5.5V$		15	ns
PC0-PC20	$F_{\max(10)out}$	最大频率	$CL=50pF, V_{DD}=2.9\sim4.0V$		30	MHz
			$CL=50pF, V_{DD}=4.0\sim5.5V$		40	MHz
	$t_{f(10)out}$	输出高至低电平的下降时间	$CL=50pF, V_{DD}=2.9\sim4.0V$		8	ns
			$CL=50pF, V_{DD}=4.0\sim5.5V$		7	ns
	$t_{r(10)out}$	输出低至高电平的上升时间	$CL=50pF, V_{DD}=2.9\sim4.0V$		12	ns
			$CL=50pF, V_{DD}=4.0\sim5.5V$		10	ns

注: 以上均为设计参数保证。

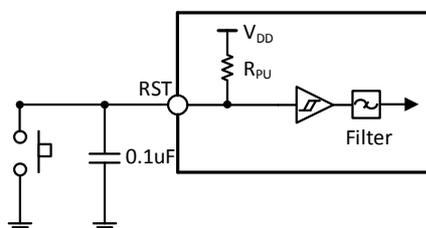
### 3.3.9 RST 引脚特性

表 3-17 外部复位引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{F(RST)}$	RST 输入信号脉宽		300			ns

电路参考设计及要求:

图 3-3 外部复位引脚典型电路



### 3.3.10 USB PD 接口特性

表 3-18 PD 接口 I/O 特性, 应用: PD 通讯

符号	参数	条件	最小值	典型值	最大值	单位
$t_{Rise}$	上升时间	幅度 10%到 90%之间的时间,	300		600	ns

		最小值为无负载条件下的时间				
tFall	下降时间	幅度 10%到 90%之间的时间， 最小值为无负载条件下的时间	300		600	ns
vSwing	输出电压摆幅 (峰-峰值)	低电压输出模式，CL=50pF	1.04	1.12	1.20	V
Ipu	CC 上拉电流	引脚电压 < V <sub>DD</sub> - 1V, PUCC[1:0] = 11	64	80	96	uA
		引脚电压 < V <sub>DD</sub> - 1V, PUCC[1:0] = 10	144	180	216	uA
		引脚电压 < V <sub>DD</sub> - 1V, PUCC[1:0] = 01	264	330	396	uA

## 3.3.11 TIM 定时器特性

表 3-19 TIMx 特性

符号	参数	条件	最小值	最大值	单位
t <sub>res(TIM)</sub>	定时器基准时钟		1		t <sub>TIMxCLK</sub>
		f <sub>TIMxCLK</sub> = 48MHz	20.8		ns
F <sub>EXT</sub>	CH1 至 CH4 的定时器外部时钟频率		0	f <sub>TIMxCLK</sub> /2	MHz
		f <sub>TIMxCLK</sub> = 48MHz	0	24	MHz
R <sub>esTIM</sub>	定时器分辨率			16	位
t <sub>COUNTER</sub>	当选择了内部时钟时，16 位计数器时钟周期		1	65536	t <sub>TIMxCLK</sub>
		f <sub>TIMxCLK</sub> = 48MHz	0.0208	1363	us
t <sub>MAX_COUNT</sub>	最大可能的计数			65535	t <sub>TIMxCLK</sub>
		f <sub>TIMxCLK</sub> = 48MHz		1363	us

## 3.3.12 I2C 接口特性

图 3-4 I2C 总线时序图

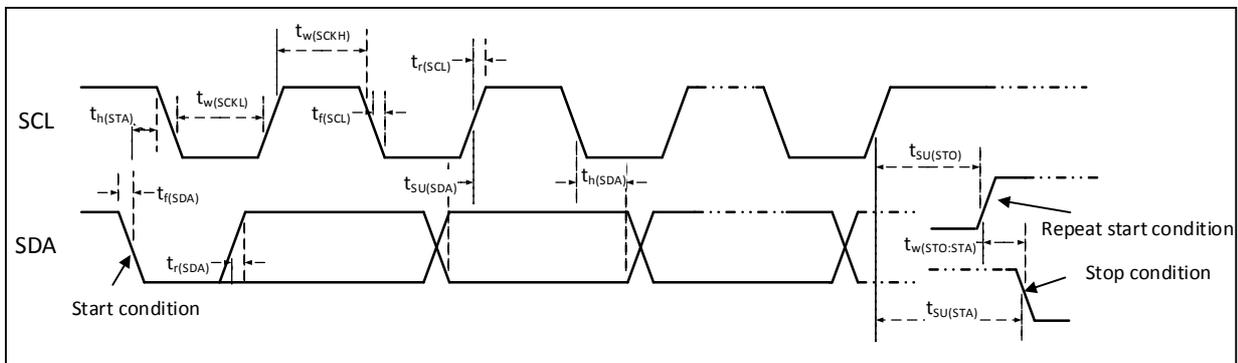


表 3-20 I2C 接口特性

符号	参数	标准 I2C		快速 I2C		单位
		最小值	最大值	最小值	最大值	
t <sub>w(SCKL)</sub>	SCL 时钟低电平时间	4.7		1.2		us
t <sub>w(SCKH)</sub>	SCL 时钟高电平时间	4.0		0.6		us
t <sub>SU(SDA)</sub>	SDA 数据建立时间	250		100		ns
t <sub>H(SDA)</sub>	SDA 数据保持时间	0		0	900	ns
t <sub>r(SDA)</sub> /t <sub>r(SCL)</sub>	SDA 和 SCL 上升时间		1000	20		ns
t <sub>f(SDA)</sub> /t <sub>f(SCL)</sub>	SDA 和 SCL 下降时间		300			ns
t <sub>H(STA)</sub>	开始条件保持时间	4.0		0.6		us

$t_{SU(STA)}$	重复的开始条件建立时间	4.7		0.6		us
$t_{SU(STO)}$	停止条件建立时间	4.0		0.6		us
$t_{W(STO:STA)}$	停止条件至开始条件的的时间(总线空闲)	4.7		1.2		us
$C_b$	每条总线的容性负载		400		400	pF

3.3.13 SPI 接口特性

图 3-5 SPI 主模式时序图

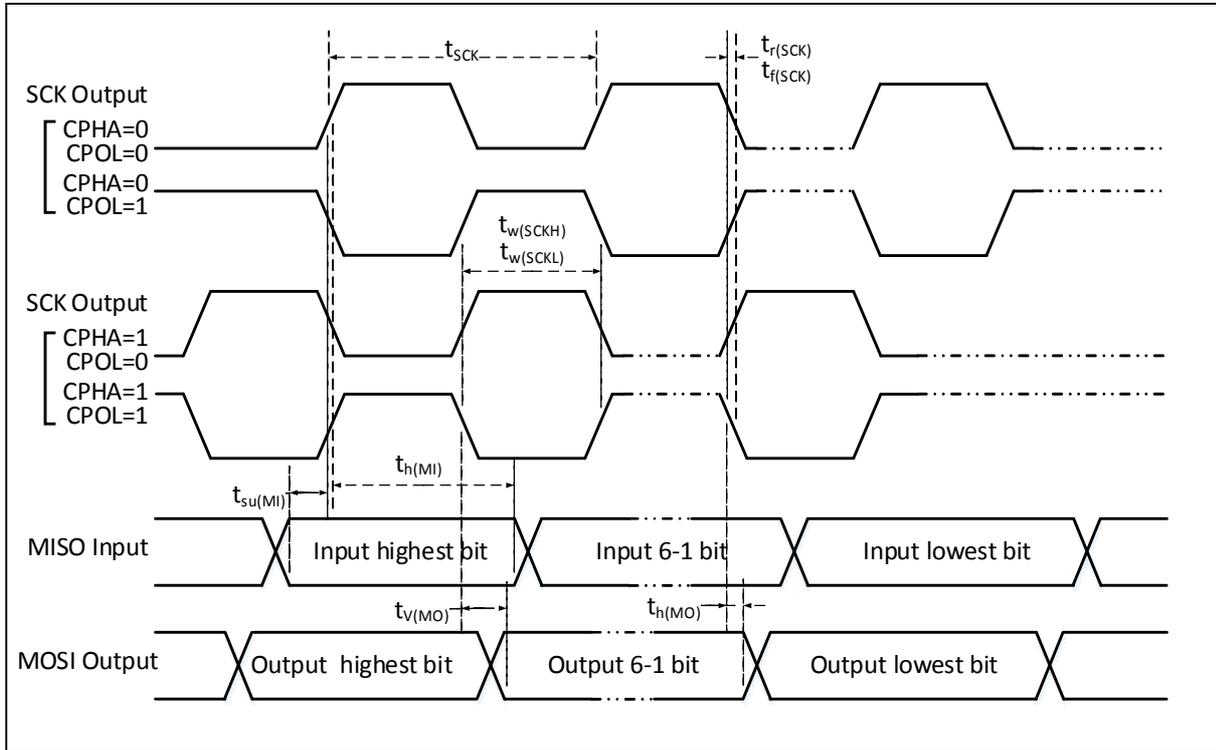


图 3-6 SPI 从模式时序图 (CPHA=0)

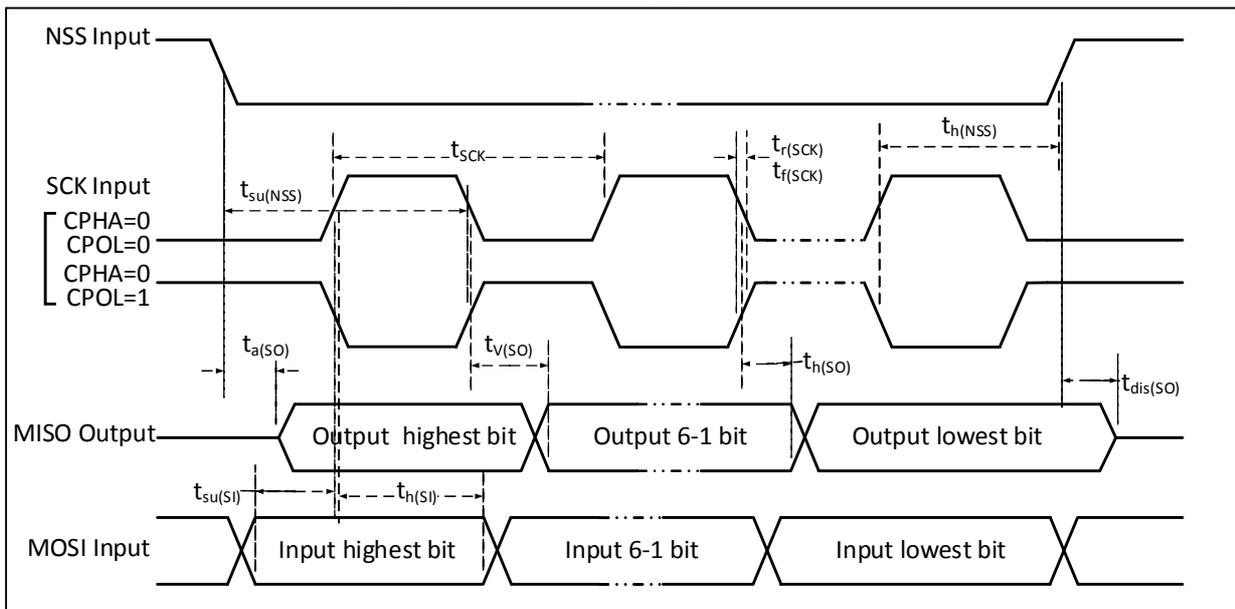


图 3-7 SPI 从模式时序图 (CPHA=1)

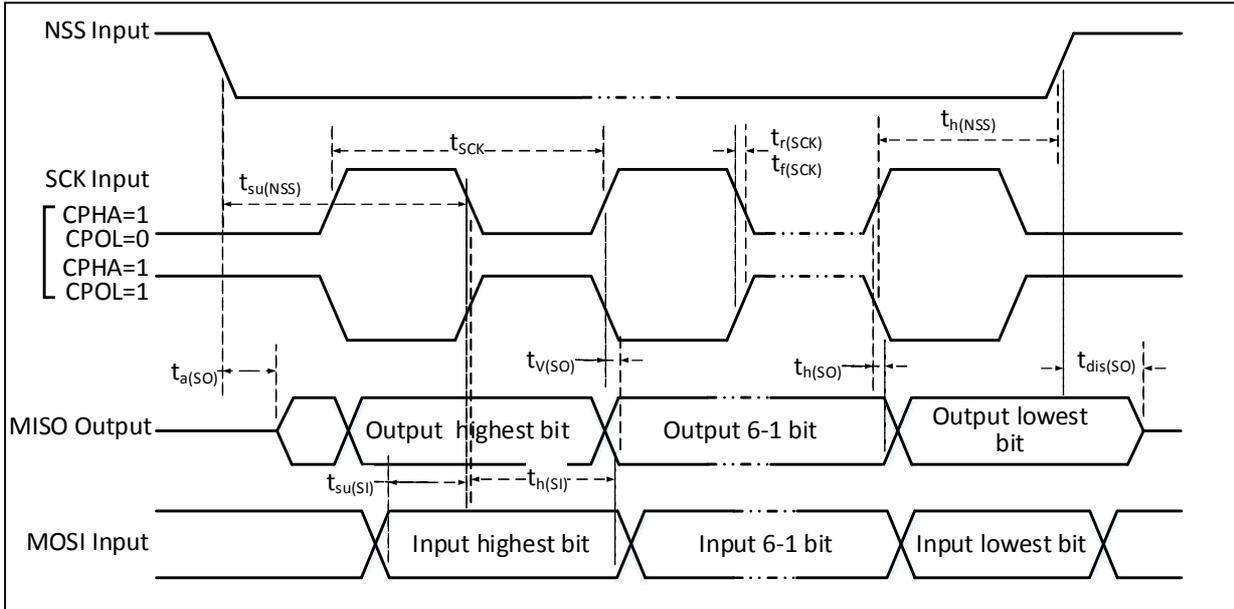


表 3-21 SPI 接口特性

符号	参数	条件	最小值	最大值	单位
$f_{SCK}/t_{SCK}$	SPI 时钟频率	主模式		24	MHz
		从模式		24	MHz
$t_{r(SCK)}/t_{f(SCK)}$	SPI 时钟上升和下降时间	负载电容: $C = 30pF$		20	ns
$t_{su(NSS)}$	NSS 建立时间	从模式	$2t_{HCLK}$		ns
$t_{h(NSS)}$	NSS 保持时间	从模式	$2t_{HCLK}$		ns
$t_{w(SCKH)}/t_{w(SCKL)}$	SCK 高电平和低电平时间	主模式, $f_{HCLK} = 24MHz$ , 预分频系数=4	70	100	ns
$t_{su(MI)}$	数据输入建立时间	主模式	5		ns
$t_{su(SI)}$		从模式	5		ns
$t_{h(MI)}$	数据输入保持时间	主模式	5		ns
$t_{h(SI)}$		从模式	4		ns
$t_{a(SO)}$	数据输出访问时间	从模式, $f_{HCLK} = 20MHz$	0	$1t_{HCLK}$	ns
$t_{dis(SO)}$	数据输出禁止时间	从模式	0	10	ns
$t_{v(SO)}$	数据输出有效时间	从模式 (使能边沿之后)		25	ns
$t_{v(MO)}$		主模式 (使能边沿之后)		5	ns
$t_{h(SO)}$	数据输出保持时间	从模式 (使能边沿之后)	15		ns
$t_{h(MO)}$		主模式 (使能边沿之后)	0		ns

3.3.14 USB 接口特性

表 3-22 USB 接口 I/O 特性

符号	参数	条件	最小值	最大值	单位
$V_{DD}$	USB 工作电压	根据 $V_{DD}$ 电压选择 USB 参数	3.0	5.3	V
$V_{SE}$	单端接收器阈值	额定电压	1.2	1.9	V
$V_{OL}$	静态输出低电平			0.3	V
$V_{OH}$	静态输出高电平		2.8		V

## 3.3.15 12 位 ADC 特性

表 3-23 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{DDA}$	供电电压	额定性能	3.0	5	5.3	V
		性能可能降低	2.5		5.5	V
$I_{DDA}$	供电电流			290	480	$\mu\text{A}$
$f_{\text{ADC}}$	ADC 时钟频率	$V_{\text{DD}} \geq 3.2\text{V}$	3		8	MHz
		$V_{\text{DD}} < 3.2\text{V}$	3		6	MHz
$f_s$	采样速率	$V_{\text{DD}} \geq 3.2\text{V}$	125		470	KHz
		$V_{\text{DD}} < 3.2\text{V}$	125		353	KHz
$V_{\text{AIN}}$	转换电压范围		0		$V_{\text{DDA}}$	V
$R_{\text{ADC}}$	采样开关电阻		0.5	0.6	1.5	$\text{k}\Omega$
$C_{\text{ADC}}$	内部采样和保持电容			21		pF
$t_{\text{lat}}$	注入触发转换时延			1		$1/f_{\text{ADC}}$
$t_{\text{latr}}$	常规触发转换时延			1		$1/f_{\text{ADC}}$
$t_s$	采样时间			3.5		$1/f_{\text{ADC}}$
$t_{\text{CONV}}$	总的转换时间（包括采样时间）		17		24	$1/f_{\text{ADC}}$

注：以上均为设计参数保证。

表 3-24 ADC 误差

符号	参数	条件	最小值	典型值	最大值	单位
E0	偏移误差	$f_{\text{ADC}} = 3\text{MHz}$ , $R_{\text{AIN}} < 10\text{k}\Omega$ , $V_{\text{DDA}} = 5\text{V}$		$\pm 5$		LSB
ED	微分非线性误差			$\pm 2$	$\pm 10$	
EL	积分非线性误差			$\pm 5$	$\pm 20$	

$C_p$  表示 PCB 与焊盘上的寄生电容（大约 5pF），可能与焊盘和 PCB 布局质量有关。较大的  $C_p$  数值将降低转换精度，解决办法是降低  $f_{\text{ADC}}$  值。

图 3-8 ADC 典型连接图

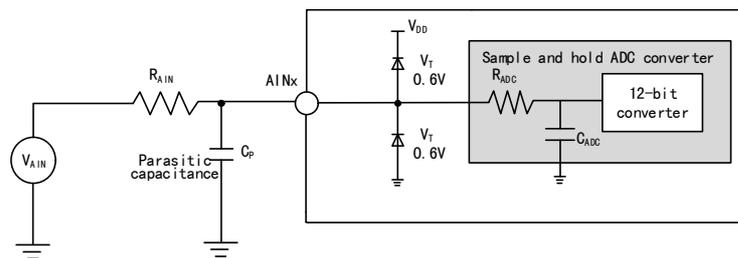
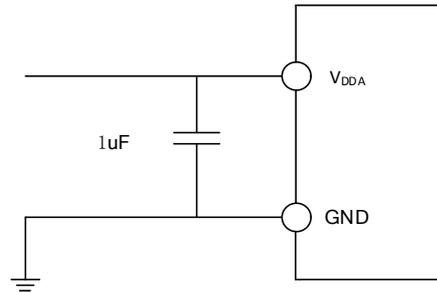


图 3-9 模拟电源及退耦电路参考



## 3.3.16 OPA 运放特性

表 3-25 OPA 运放特性

符号	参数	条件: $V_{DD} = 5V$	最小值	典型值	最大值	单位
$V_{DDA}$	供电电压	建议不低于 2.5V	2	5	5.5	V
$C_{MIR}$	共模输入电压		0		$V_{DDA}$	V
$V_{IOFFSET}$	输入失调电压			3	9	mV
$I_{LOAD}$	驱动电流	$R_{LOAD} = 5k\Omega$			1	mA
$I_{LOAD\_PGA}$	PGA 模式驱动电流				400	$\mu A$
$I_{DDOPAMP}$	消耗电流	无负载, 静态模式		210		$\mu A$
$C_{MRR}^{(1)}$	共模抑制比	@1kHz		110		dB
$P_{SRR}^{(1)}$	电源抑制比	@1kHz		70		dB
$A_v^{(1)}$	开环增益	$C_{LOAD} = 5pF$		110		dB
$G_{BW}^{(1)}$	单位增益带宽	$C_{LOAD} = 5pF$		13		MHz
$P_M^{(1)}$	相位裕度	$C_{LOAD} = 5pF$		88		
$S_R^{(1)}$	压摆率	$C_{LOAD} = 5pF$		5		V/ $\mu s$
$t_{WAKUP}^{(1)}$	关闭到唤醒时间, 0.1%	输入 $V_{DDA}/2$ , $C_{LOAD} = 50pF, R_{LOAD} = 5k\Omega$			1	$\mu s$
$R_{LOAD}$	阻性负载		5			$k\Omega$
$C_{LOAD}$	容性负载				50	pF
$V_{OHSAT}^{(2)}$	高饱和输出电压	$R_{LOAD} = 5k\Omega$	$V_{DDA}-300$			mV
		$R_{LOAD} = 20k\Omega$	$V_{DDA}-50$			
$V_{OLSAT}^{(2)}$	低饱和输出电压	$R_{LOAD} = 5k\Omega$			10	mV
		$R_{LOAD} = 20k\Omega$			7	
PGA Gain <sup>(1)</sup>	内部同相 PGA	Gain = 16, PA1=GND	-3		3	%
		Gain = 4 $V_{INP} < (V_{DDA}/7)$	-1		1	%
		Gain = 8 $V_{INP} < (V_{DDA}/15)$	-1		1	%
		Gain = 16 $V_{INP} < (V_{DDA}/31)$	-1		1	%
		Gain = 32 $V_{INP} < (V_{DDA}/63)$	-1		1	%
Delta R	电阻绝对值变化		-15		15	%
EN <sup>(1)</sup>	等效输入噪声	$R_{LOAD} = 5k\Omega @1kHz$		100		nV/ sqrt(Hz)
		$R_{LOAD} = 20k\Omega @1KHz$		60		

- 注：1. 设计参数保证；  
2. 负载电流会限制饱和输出电压。

### 3.3.17 CMP 电压比较器特性

表 3-26 CMP 电压比较器特性

符号	参数	条件: $V_{DD} = 5V$	最小值	典型值	最大值	单位
$V_{DDA}$	供电电压	建议不低于 2.5V	2	5	5.5	V
$C_{MIR}$	共模输入电压		0		$V_{DDA}$	V
$V_{IOFFSET}^{(1)}$	输入失调电压			4	12	mV
$I_{DDOPAMP}$	消耗电流			75		uA
$t_D^{(1)}$	比较器延时, $V_{INP}$ 从 ( $V_{INN}-100mV$ ) 到 ( $V_{INN}-100mV$ ) 变化	$0 \leq V_{INN} \leq V_{DDA}$		15	50	ns
$V_{hys}^{(1)}$	比较器的额定迟滞电压	CMP_HYS = 0		0		mV
		CMP_HYS = 1		15		

注：1. 设计参数保证。

## 第 4 章 封装及订货信息

### 芯片封装

订货型号	封装形式	塑体宽度	引脚间距	封装说明	出货料盘
CH643W	QFN80	9*9mm	0.4mm	四边无引线 80 脚	托盘
CH643Q	LQFP64	7*7mm	0.4mm	标准 LQFP64 贴片	托盘
CH643L	LQFP48	7*7mm	0.5mm	标准 LQFP48 贴片	托盘
CH643U	QSOP28	3.9*9.9mm	0.635mm	1/4 尺寸 28 脚贴片	塑管

说明：1. QFP/QFN 一般默认为托盘。

2. 托盘尺寸：托盘大小一般为统一尺寸，322.6\*135.9\*7.62，不同封装类型限位孔尺寸有区别，塑管不同封装厂有区别，具体与厂家确认。

说明：尺寸标注的单位是 mm（毫米），引脚中心间距总是标称值，没有误差，除此之外的尺寸误差不大于±0.2mm 或者±10%两者中的较大值。

图 4-1 QFN80 封装

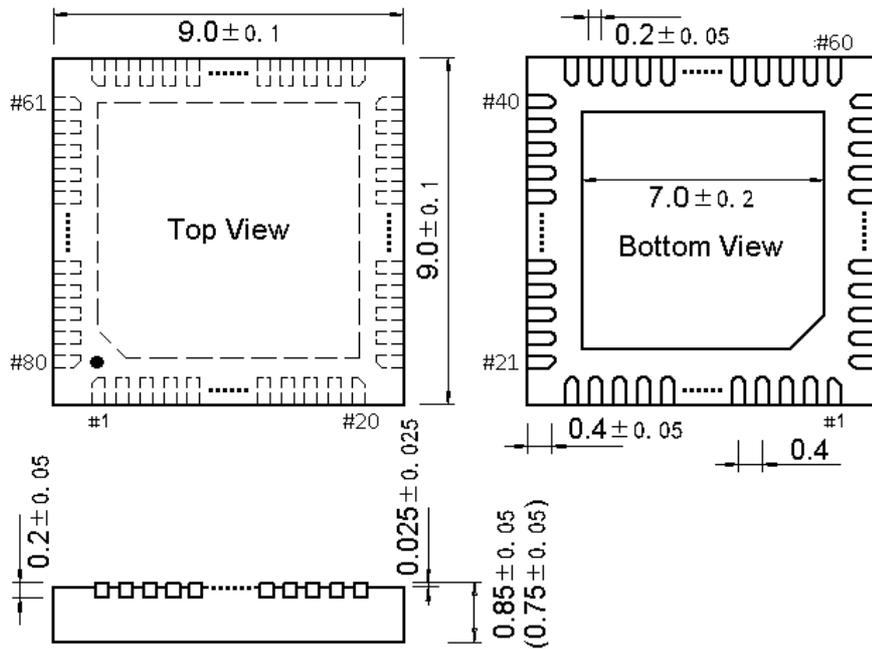


图 4-2 LQFP64 封装

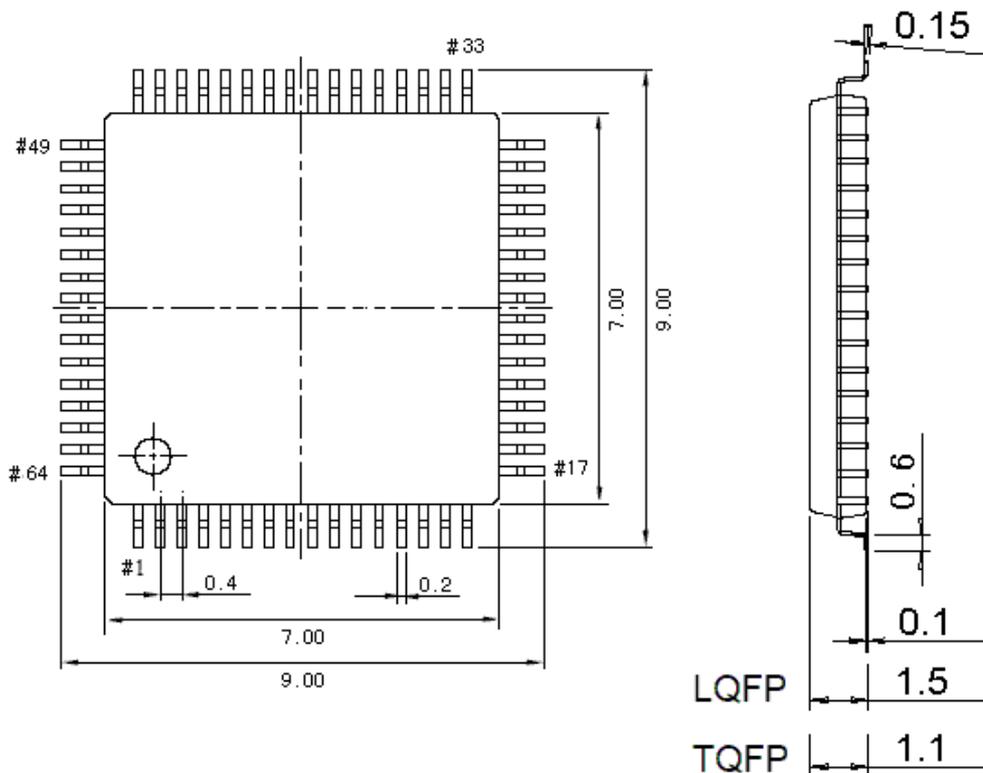


图 4-3 LQFP48 封装

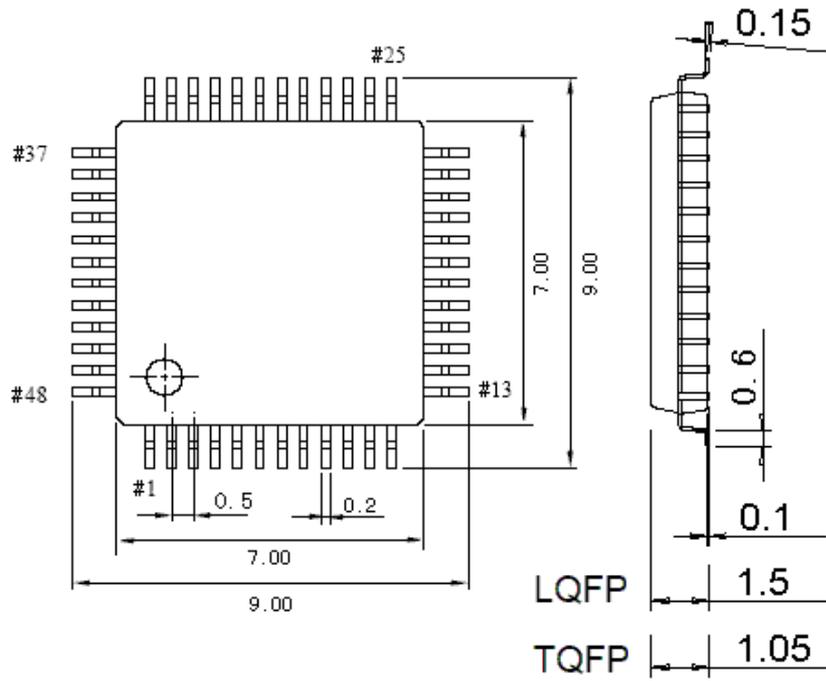


图 4-4 QSOP28 封装

